

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-091343

(43)Date of publication of application : 10.04.1998

(51)Int.Cl. G06F 3/033
G02F 1/133
G06F 3/03
G06F 3/03

(21)Application number : 08-245361

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 17.09.1996

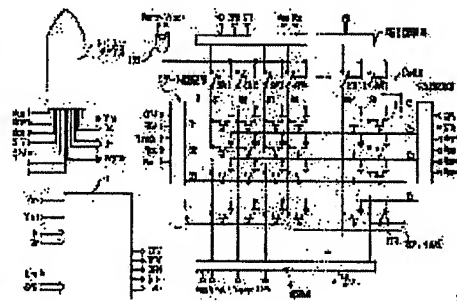
(72)Inventor : TSUCHIDA KATSUYA
OKUMURA HARUHIKO

(54) PEN INPUT DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an input display device which has a highly accurate detection coordinate (high space resolution) and a light, thin, short and high time resolution by detecting a moved variable of a pen having an optical sensor when it moves on the display device based on space optical characteristics difference of the display device.

SOLUTION: The moved variables of a pen input device 1 caused when it moves on a display device in an X direction (signal line direction) and a Y direction (Cs line direction) can be detected based on the space optical characteristic difference between the transmittance characteristic of a black matrix and that of each colored layer. Furthermore, an optical sensor of the device 1 easily receives the influence of the space optical characteristic difference of one of both directions of the display device since the receiving surface of the optical sensor has different lengths between the X and Y directions on the display device. Thus, it is possible to detect with higher accuracy whether the device 1 moved in the X or Y direction.



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-91343

(43)公開日 平成10年(1998) 4月10日

(51)Int.Cl.⁶

識別記号

F I

G 0 6 F 3/033

3 5 0

G 0 6 F 3/033

3 5 0 F

G 0 2 F 1/133

5 3 0

G 0 2 F 1/133

5 3 0

G 0 6 F 3/03

3 1 0

G 0 6 F 3/03

3 1 0 G

3 8 0

3 8 0 L

審査請求 未請求 請求項の数 8 O L (全 66 頁)

(21)出願番号

特願平8-245361

(22)出願日

平成8年(1996) 9月17日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 土田 勝也

神奈川県横浜市磯子区新磯子町33番地 株式会社東芝生産技術研究所内

(72)発明者 奥村 治彦

神奈川県横浜市磯子区新磯子町33番地 株式会社東芝生産技術研究所内

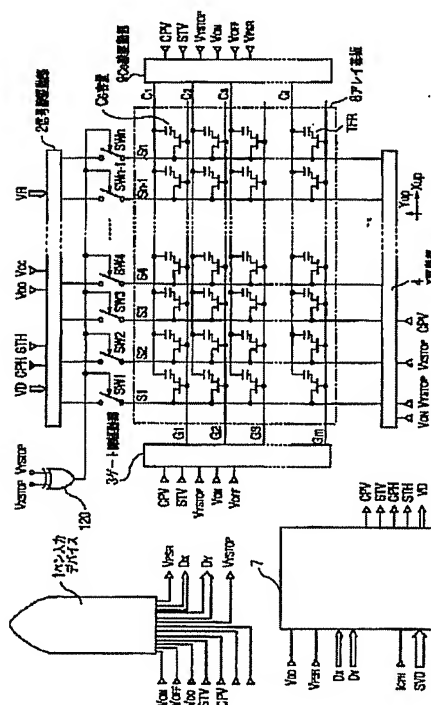
(74)代理人 弁理士 鈴江 武彦 (外6名)

(54)【発明の名称】 ペン入力表示装置

(57)【要約】

【課題】 大画面の表示装置又は高精細な表示装置を有し、ペン入力面と表示面が同一であるペン入力一体型表示装置に対して、高精度な検出座標（高空間分解能）と軽薄短小及び高時間分解能を兼ね備えたペン入力装置を提供することである。

【解決手段】 ペン入力装置1と表示装置を備えたペン入力一体型表示装置に於いて、ペン入力装置に使用されるペンは光センサーを備え、前記ペンは、表示装置上で移動した移動量を前記表示装置に配置された光遮蔽部と開口部の光透過率差によって検出する移動量検出手段を具備している。



【特許請求の範囲】

【請求項 1】 ペン入力装置と表示装置を備えたペン入力一体型表示装置に於いて、
前記ペン入力装置に於けるペンが光センサーを備え、
前記ペンが、前記表示装置上で移動した移動量を、前記表示装置表面の前記表示装置が有する空間光学特性差によって検出する移動量検出手段を具備していることを特徴とする前記ペン入力一体型表示装置。

【請求項 2】 ペン入力装置と表示装置を備えたペン入力一体型表示装置に於いて、
前記ペン入力装置に於けるペンが光センサーを備え、
前記ペンが、前記表示装置上で移動した移動量を、前記表示装置に配置されたカラーフィルターの各着色層の分光透過率差によって検出する移動量検出手段を具備していることを特徴とする前記ペン入力一体型表示装置。

【請求項 3】 ペン入力装置と表示装置を備えたペン入力一体型表示装置に於いて、
前記ペン入力装置に於けるペンが光センサーを備え、
前記ペンが、前記表示装置上で移動した移動量を、前記表示装置に配置された光遮蔽部と開口部の光透過率差によって検出する移動量検出手段を具備していることを特徴とする前記ペン入力一体型表示装置。

【請求項 4】 前記入力装置に於けるペンが、前記光センサーの受光面の前記表示装置に対する傾きを制御する傾き制御手段を具備していることを特徴とする請求項 1 乃至 3 項の内 1 項に記載のペン入力一体型表示装置。

【請求項 5】 ペン入力装置と表示装置を備えたペン入力一体型表示装置に於いて、
前記ペン入力装置に於けるペンが光センサーを備え、
前記光センサーの受光面の前記表示装置に対する傾きを制御する傾き制御手段を具備していることを特徴とする前記ペン入力一体型表示装置。

【請求項 6】 前記移動量検出手段により検出された前記移動量から、前記ペンの前記表示装置上での移動速度を検出するペンスピード検出手段と、
前記移動速度の変化を検出するペンスピード変化検出手段と、
前記ペンの前記表示装置上での移動ベクトルを検出するベクトル検出手段と、
前記移動ベクトルの変化を検出するベクトル変化検出手段と、
前記移動速度と前記移動速度の変化と前記移動ベクトルと前記移動ベクトルの変化にもとずいて前記ペン座標を補正する補正手段とを具備していることを特徴とする請求項 1～3 項の内 1 項に記載のペン入力一体型表示装置。

【請求項 7】 表示装置と、
検出ペンと、
前記表示装置上での前記検出ペンの位置を示すペン座標を検出するタブレットと、

前記検出ペンの前記表示装置上での移動速度を検出するペンスピード検出手段と、

前記移動速度の変化を検出するペンスピード変化検出手段と、

前記検出ペンの前記表示装置上での移動ベクトルを検出するベクトル検出手段と、

前記移動ベクトルの変化を検出するベクトル変化検出手段と、

前記移動速度と前記移動速度の変化と前記移動ベクトルと前記移動ベクトルの変化にもとずいて前記ペン座標を補正する補正手段を具備し、この補正手段は、
前記移動速度が増加したにもかかわらず前記移動ベクトルが変化する前記ペン座標を削除する手段と、
削除する直前の前記移動速度及び前記移動ベクトルと削除後の前記移動速度及び前記移動ベクトルを比較する手段と、
削除後の前記移動ベクトルと削除する直前の前記移動ベクトルが同じであれば削除後の前記ペン座標を削除しない手段と、
削除後の前記移動速度が削除する直前の前記移動速度よりも遅いかもしくはほぼ等しければ削除後の前記ペン座標を削除しない手段を具備していることを特徴とするペン入力表示装置。

【請求項 8】 基板上に配置される複数の信号線およびゲート線および Cs 線と、
少なくとも前記一つの信号線と前記一つのゲート線にスイッチ素子を介して接続される画素電極とを備えたアレイ基板と、
前記画素電極に対向する対向電極を備えた対向基板と、
前記画素電極と前記対向電極との間に配置される光変調層と、
前記信号線に信号線電圧を供給する信号線駆動手段と、
前記ゲート線にゲート線電圧を供給するゲート線駆動手段と、
前記 Cs 線に Cs 線電圧を供給する Cs 線駆動手段と、
前記対向電極に対向電極電圧を供給する対向電極駆動手段と、
前記信号線と前記信号線駆動手段間に配置された信号線スイッチと、
前記ゲート線と前記ゲート線駆動手段間に配置されたゲート線スイッチと、
前記 Cs 線と前記 Cs 線駆動手段間に配置された Cs 線スイッチと、
前記対向電極と前記対向電極駆動手段間に配置された対向電極スイッチを有する表示装置と、
前記信号線および前記ゲート線および前記 Cs 線および前記画素電極および前記対向電極と静電結合する検出ペンと、
前記信号線および前記ゲート線および前記 Cs 線の少なくとも一つを駆動した際に前記検出ペンに生じる検出電

圧に基づいて前記検出ペンの前記表示装置上での位置を示すペン座標を検出する制御手段を有するペン入力表示装置に於いて、

前記信号線を駆動して前記ペン座標を検出する際、前記ゲート線および前記Cs線および前記対向電極のうち少なくとも一つをフローティング状態にする前記ゲート線スイッチおよび前記Cs線スイッチおよび前記対向電極スイッチと、

前記ゲート線を駆動して前記ペン座標を検出する際、前記信号線および前記Cs線および前記対向電極のうち少なくとも一つをフローティング状態にする前記信号線スイッチおよび前記Cs線スイッチおよび前記対向電極スイッチと、

前記Cs線を駆動して前記ペン座標を検出する際、前記信号線および前記ゲート線および前記対向電極のうち少なくとも一つをフローティング状態にする前記信号線スイッチおよび前記ゲート線スイッチおよび前記対向電極スイッチを有することを特徴とする前記ペン入力表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ペン入力機能を備えた表示装置に係わり、特にペン入力手段の改良をはかったペン入力表示装置に関する。

【0002】

【従来の技術】近年の高度情報化社会の発達にともない、その情報を入力し記憶し表示する装置（情報機器）の高性能化、軽薄短小化、低消費電力化が強く望まれる様になった。このような状況の中、現在多くの種類の情報機器が提案・実用化されている。その中でペン入力機能を装備したペン入力表示装置は、上記の要求を満たす情報機器として注目されている。

【0003】手書き文字や図形をコンピュータやワードプロセッサや携帯情報端末機器などに入力する手段として、例えば、抵抗薄膜タブレットを利用したペン入力表示装置（参考文献：東芝レビュー1994Vol. 49 No. 12、日経BP社フラットパネルディスプレイ'93、日経BP社MATERIALS & TECHNOLOGY 93. 8）や電磁誘導タブレットを利用したペン入力表示装置（参考文献：東芝レビュー1994Vol. 49 No. 12、日経BP社フラットパネルディスプレイ'93、日経BP社MATERIALS & TECHNOLOGY 93. 8）や静電結合タブレットを利用したペン入力表示装置（参考文献：東芝レビュー1994Vol. 49 No. 12、日経BP社フラットパネルディスプレイ'93、日経BP社MATERIALS & TECHNOLOGY 93. 8）などがあり、その他のペン入力表示装置として例えば参考文献（特開平4-283819、特開平4-299727、特開平5-127823、特開平5-158880、特開平4-343

387、特開平5-189126、特開平5-197487、特開昭62-92021、特開昭63-293623、日経コンピュータ'93/6、情報処理学会論文誌1988Vol. 29 No. 3「手書き編集記号を用いたオンライン文字図形編集法」）などがある。

【0004】近年の情報化社会の発展に伴いペン入力表示装置における表示装置の精細度はますます高くなっており、同時に画素サイズも小さくなっている。また、ペン入力表示装置にはより正確で多くの情報を素早く入力できる性能が求められるようになっている。

【0005】また、近年では表示装置とペン入力装置（タブレット）が一体になったペン入力表示装置が提案され（特開昭54-24538、特開平6-295219、特開平6-314165、特開平4-337824）、表示装置の表示能力を損なうことなくペン入力が行えることからペン入力方式の主流となりつつあるとともに、より高品位な表示を行うためこれらの表示装置としてトランジスタやダイオードなどのアクティブ素子を使ったアクティブマトリックス型表示装置が使われる様になっている。

【0006】

【発明が解決しようとする課題】従来の静電容量方式はペン入力装置と表示装置を一体にすることが可能であるため、情報機器の軽薄短小化及び低コスト化には有利であるが、表示装置からの電磁波ノイズによって検出誤差が発生したり、基本的に表示装置に於ける電極とペン先電極の容量結合を利用しているため、表示装置に於ける電極が微細化される場合（TFT-LCDの様にゲート線と信号線が細い場合や表示装置の高精細化のために電極が微細化される場合）検出誤差が大きくなってしま

う。

【0007】抵抗膜方式は情報機器の軽量化及び低コスト化には有利であるが、ペン座標の検出精度が余り良くない。

【0008】また、電磁誘導方式は高精度なペン入力には有利であるが、表示装置の背後に検出用タブレットを設けなければならず軽薄短小化がむずかしく、また、大画面の表示装置を有する情報機器（40インチ以上）に適用する場合、表示装置と検出用タブレットの位置合わせ精度の問題から検出精度向上がむずかしい。

【0009】また、高精細な表示装置を使ったペン入力表示装置では使用者がペン入力を行う際に生じる手振れやペン入力を行う入力面が紙と違い滑りやすいために生じる誤入力がより顕著に表れるため、表示装置が持っている高精細な表示ができず手振れによる誤入力などが目立ちみずばらしい筆跡となってしまう。これらを補正する技術として例えば参考文献（特開平6-295219、特開平5-274081）や検出ペンのペン先を表示装置の精細度にあわせ細くする方法などがあるが、画素サイズの比較的小さい表示装置を有するペン入力表示

装置で手書き入力速度が比較的速い場合には上述した方法では十分ではない。

【0010】また、ペン入力表示装置では同一面上で何度も手書き入力を行うため基本的に検出ペンのペン先は入力面を傷つけない丸いものが望ましく、ペン先を画素サイズに合わせ細くしたのではペン入力表示装置の入力面を傷つけてしまい保護シートを幾度となく交換しなくてはならず問題が残る。画素サイズが $300\mu\text{m} \times 300\mu\text{m}$ 以下（特に $150\mu\text{m} \times 150\mu\text{m}$ 以下）になるとより高度な補正が必要であり、基本的に上述した方法では1画素毎に高度な補正を施すことが出来ないため細かい筆跡でかつ素早い手書き入力時にはより正確な補正が行えない。

【0011】従って本発明の目的は、大画面の表示装置又は高精細な表示装置を有し、ペン入力面と表示面が同一であるペン入力一体型表示装置に対して、高精度な検出座標（高空間分解能）と軽薄短小及び高時間分解能を兼ね備えたペン入力装置を提供することである。

【0012】また本発明の目的は、ペン入力表示装置のより正確でしかも細かい筆跡でかつすばやい手書き入力でも見栄えの良い手書き入力ができるペン入力装置を提供することである。

【0013】更に本発明の目的は、電磁波ノイズに強く、検出誤差が少ない静電容量方式のペン入力表示装置を提供することである。

【0014】

【課題を解決するための手段】本発明に係わるペン入力装置と表示装置を備えた第1のペン入力一体型表示装置は、前記ペン入力装置に於けるペンが光センサーを備え、前記ペンが、前記表示装置上で移動した移動量を、前記表示装置表面の前記表示装置が有する空間光学特性差によって検出する移動量検出手段を具備していることを特徴とする。これにより、ペン入力装置に於けるペンが、表示装置上で移動した移動量を、表示装置表面の表示装置が有する空間光学特性差によって検出することができる。

【0015】本発明に係わるペン入力装置と表示装置を備えた第2のペン入力一体型表示装置は、前記ペン入力装置に於けるペンが光センサーを備え、前記ペンが、前記表示装置上で移動した移動量を、前記表示装置に配置されたカラーフィルターの各着色層の分光透過率差によって検出する移動量検出手段を具備していることを特徴とする。従って、ペン入力装置に於けるペンが、表示装置上で移動した移動量を、表示装置に配置されたカラーフィルターの各着色層の分光透過率差によって検出することができる。

【0016】本発明に係わるペン入力装置と表示装置を備えた第3のペン入力一体型表示装置は、前記ペン入力装置に於けるペンが光センサーを備え、前記ペンが、前記表示装置上で移動した移動量を、前記表示装置に配置

された光遮蔽部と開口部の光透過率差によって検出する移動量検出手段を具備していることを特徴とする。従って、ペン入力装置に於けるペンが、表示装置に配置された光遮蔽部と開口部の光透過率差によって検出することができる。

【0017】本発明の上記第1乃至第3のペン入力一体型表示装置によれば、表示装置と独立して座標検出用タブレットを、表示装置の表又は裏に設ける必要が無く、表示装置と座標検出用タブレットを同一面に形成できるので、ペン入力一体型表示装置の軽量薄型化及び高画質化可能であり、表示装置が数インチ以上の大画面であればあるほど、ペン入力に必要なとする部品点数が基本的に変わらないので、本発明による軽量薄型化の効果は大きい。

【0018】例えば、表示装置が対角12.1インチXGAで画素ピッチが $210\mu\text{m} \times 70\mu\text{m}$ のものや、表示装置が対角40インチで画素ピッチが $630\mu\text{m} \times 210\mu\text{m}$ のものなどに有効であり、表示装置としては透過型でサイズが対角5.5インチ以上のものに特に有効である（対角10インチ以上にはより有効で、対角20インチ以上にはもっとより有効である）。

【0019】また、表示装置上のペンの移動量を、ペンが有する光センサーによって表示装置から直接瞬間的に検出するので、高時間分解能な座標検出が可能である。よって、手書き入力に於いて表示装置に対して小さい字を早く書く様な場合（表示装置の大きさを1とした場合に於いて、大きさ10分の1以下の字を書く場合などに本発明は有効であり、また、80ドット/秒以上の速度で手書き入力する場合に本発明は有効である）、本発明は非常に有効である。

【0020】また、表示装置上のペンのX方向の移動量と表示装置上のペンのY方向の移動量を、表示装置表面の表示装置に本来ある異なる空間光学特性差によって検出することが可能であるため、ペンがX方向に移動したのかY方向に移動したのかより正確に検出することが可能である。

【0021】また、ペンが有する光センサーの受光面が表示装置上のX方向とY方向とで異なった長さであるため、光センサーが表示装置のどちらか一方の空間光学特性差の影響を受けやすくなるので、ペンがX方向に移動したのかY方向に移動したのかより正確に検出することができる。

【0022】また、ペンが表示装置上に配置された座標を、表示装置のCs線及び信号線を順次選択駆動する際に画素電極に生じる突き上げ電圧による表示装置の輝度変化を利用して検出するので、表示装置に於けるアレイ基板と独立して座標検出用アレイ基板を設ける必要が無く、表示装置と座標検出用タブレットを同一面に形成できるので、ペン入力一体型表示装置の軽量薄型化が可能であり、容量結合による表示装置の輝度変化を利用し

て、座標を検出するので、画素電極に瞬時に所望する電圧を印加することが出来、画素電極を駆動するスイッチング素子のばらつきが影響されず、高精度な座標検出が可能である。

【0023】また、検出した座標を調整することが可能なため、表示装置の応答速度の温度特性のため発生した検出誤差を調整し、より高精度な座標検出が可能である。

【0024】また、表示装置の画素電極毎に配置されたスイッチング素子をオフした後、Cs線によって突き上げ電圧を発生させるので、座標検出時に画素電極への信号線電圧書き込みによって生じる表示装置の輝度変化の影響を受けないのでより高精度な座標検出が可能である。

【0025】また、Cs線をCs線駆動手段から切り離した後、信号線によって突き上げ電圧を発生させるので、生じた突き上げ電圧がCs線駆動手段の影響を受けず突き上げ電圧を維持することが出来る。

【0026】よって、高画質、軽量薄型で高時間分解能、高精度座標検出を実現したペン入力一体型表示装置を得ることが出来る。

【0027】更に、本発明に係わるペン入力装置と表示装置を備えた前記第1乃至第3のペン入力一体型表示装置の前記ペン入力装置に於けるペンは、前記光センサーの受光面の前記表示装置に対する傾きを制御する傾き制御手段を具備していることを特徴とする。これにより、光センサーの受光面の表示装置に対する傾きを制御することができる。

【0028】また、本発明に係わるペン入力装置と表示装置を備えた第4のペン入力一体型表示装置では、前記ペン入力装置に於けるペンが光センサーを備え、前記光センサーの受光面の前記表示装置に対する傾きを制御する傾き制御手段を具備していることを特徴とする。

【0029】また、本発明に係わるペン入力装置と表示装置を備えた前記第1乃至第3のペン入力一体型表示装置は更に、前記移動量検出手段により検出された前記移動量から、前記ペンの前記表示装置上での移動速度を検出するペンスピード検出手段と、前記移動速度の変化を検出するペンスピード変化検出手段と、前記ペンの前記表示装置上での移動ベクトルを検出するベクトル検出手段と、前記移動ベクトルの変化を検出するベクトル変化検出手段と、前記移動速度と前記移動速度の変化と前記移動ベクトルと前記移動ベクトルの変化にもとづいて前記ペン座標を補正する補正手段とを具備していることを特徴とする。ペン座標は、前記ペンの移動速度と移動速度の変化と移動ベクトルと移動ベクトルの変化にもとづいて補正される。

【0030】更に本発明に係わるペン入力表示装置は、表示装置と、検出ペンと、前記表示装置上での前記検出ペンの位置を示すペン座標を検出するタブレットと、前

記検出ペンの前記表示装置上での移動速度を検出するペンスピード検出手段と、前記移動速度の変化を検出するペンスピード変化検出手段と、前記検出ペンの前記表示装置上での移動ベクトルを検出するベクトル検出手段と、前記移動ベクトルの変化を検出するベクトル変化検出手段と、前記移動速度と前記移動速度の変化と前記移動ベクトルと前記移動ベクトルの変化にもとづいて前記ペン座標を補正する補正手段を具備し、この補正手段は、前記移動速度が増加したにもかかわらず前記移動ベクトルが変化する前記ペン座標を削除する手段と、削除する直前の前記移動速度及び前記移動ベクトルと削除後の前記移動速度及び前記移動ベクトルを比較する手段と、削除後の前記移動ベクトルと削除する直前の前記移動ベクトルが同じであれば削除後の前記ペン座標を削除しない手段と、削除後の前記移動速度が削除する直前の前記移動速度よりも遅いかもしくはほぼ等しければ削除後の前記ペン座標を削除しない手段を具備していることを特徴とする。

【0031】前記補正手段は、移動速度が増加したにもかかわらず移動ベクトルが変化するペン座標を削除し、削除する直前の移動速度及び移動ベクトルと削除後の移動速度及び移動ベクトルを比較し、削除後の移動ベクトルと削除する直前の移動ベクトルが同じかもしくは削除後の移動速度が削除する直前の移動速度よりも遅いかもしくはほぼ等しければ削除後のペン座標を削除しないので、人間工学にもとづいたペン座標の補正ができる。

【0032】更に本発明に係わるペン入力表示装置は、基板上に配置される複数の信号線およびゲート線およびCs線と、少なくとも前記一つの信号線と前記一つのゲート線にスイッチ素子を介して接続される画素電極とを備えたアレイ基板と、前記画素電極に対向する対向電極を備えた対向基板と、前記画素電極と前記対向電極との間に配置される光変調層と、前記信号線に信号線電圧を供給する信号線駆動手段と、前記ゲート線にゲート線電圧を供給するゲート線駆動手段と、前記Cs線にCs線電圧を供給するCs線駆動手段と、前記対向電極に対向電極電圧を供給する対向電極駆動手段と、前記信号線と前記信号線駆動手段間に配置された信号線スイッチと、前記ゲート線と前記ゲート線駆動手段間に配置されたゲート線スイッチと、前記Cs線と前記Cs線駆動手段間に配置されたCs線スイッチと、前記対向電極と前記対向電極駆動手段間に配置された対向電極スイッチを有する表示装置と、前記信号線および前記ゲート線および前記Cs線および前記画素電極および前記対向電極と静電結合する検出ペンと、前記信号線および前記ゲート線および前記Cs線の少なくとも一つを駆動した際に前記検出ペンに生じる検出電圧に基づいて前記検出ペンの前記表示装置上での位置を示すペン座標を検出する制御手段を有するペン入力表示装置に於いて、前記信号線を駆動して前記ペン座標を検出する際、前記ゲート線および前

記Cs線および前記対向電極のうち少なくとも一つをフローティング状態にする前記ゲート線スイッチおよび前記Cs線スイッチおよび前記対向電極スイッチと、前記ゲート線を駆動して前記ペン座標を検出する際、前記信号線および前記Cs線および前記対向電極のうち少なくとも一つをフローティング状態にする前記信号線スイッチおよび前記Cs線スイッチおよび前記対向電極スイッチと、前記Cs線を駆動して前記ペン座標を検出する際、前記信号線および前記ゲート線および前記対向電極のうち少なくとも一つをフローティング状態にする前記信号線スイッチおよび前記ゲート線スイッチおよび前記対向電極スイッチを有することを特徴とする。

【0033】信号線を駆動してペン座標を検出する際ゲート線およびCs線および対向電極のうち少なくとも一つをフローティング状態にし、ゲート線を駆動してペン座標を検出する際信号線およびCs線および対向電極のうち少なくとも一つをフローティング状態にし、Cs線を駆動してペン座標を検出する際信号線およびゲート線および対向電極のうち少なくとも一つをフローティング状態にするので、ペン座標を検出する際検出ペンが表示装置の駆動している各電極とより大きな結合容量を有することができる。従って、細かい筆跡でかつすばやい手書き入力でも見栄えの良い手書き入力ができるとともに信号線、ゲート線、Cs線が細くなっても正確な手書き入力ができる。

【0034】

【発明の実施の形態】以下、本発明に関わる実施の形態を図面を参照して説明する。

【0035】図1は第1実施例に係わるペン入力表示装置の構成を示したものであり、1は駆動電圧VON、VOFF、VDD、制御信号STV、CPVを受け出力信号VPSR、DX、DY、VYSTOPを出力するペン入力デバイスである。

【0036】8は信号線(S1～Sn)、ゲート線(G1～Gm)、Cs線(C1～Cl)、Cs容量、ゲート線で制御され信号線電圧をCs容量及び画素容量(図示せず)に書き込むTFTなどで構成されたアレイ基板であり、参考文献(電子情報通信学会論文誌C-II Vol. J76-C-II No5 pp. 177-183「a-Si TFT/LCDの技術動向」塚田俊久、日経BP社、フラットパネルディスプレイ1994～1995、日経BP社、日経マイクロデバイス1991年4月号～1994年7月号)などがある。また、アレイ基板8に対向して対向電極が(図示せず)配置されており、対向電極とアレイ基板8の間には液晶(図示せず)が挟まれて画素容量(図示せず)を形成している。これらの参考文献として(日経BP社：フラットパネルディスプレイ1994～1995、日経BP社：日経マイクロデバイス1991年4月号～1994年7月号)がある。

【0037】2は駆動電圧VDD、VCC、制御信号CPH、SHT、デジタルデータVD、基準電圧VRを受け、信号線に信号線電圧を書き込む信号線駆動部であり、参考文献(H. Okada, et al., SID93 Digest, pp. 11～pp. 14, T. Furuhashi, et al., SID94 Digest, pp. 359～pp. 362、東芝集積回路技術資料「東芝LCDドライバーコントローラLSI1992～1995」)などがある。

【0038】3は駆動電圧VON、VOFF、制御信号CPV、STV、VYSTOPを受け、ゲート線にゲート電圧を書き込むゲート線駆動部であり、参考文献(K. Hyugaji, et al., SID91 Digest, pp. 543～pp. 546、東芝集積回路技術資料「東芝LCDドライバーコントローラLSI1992～1995」)などがある。

【0039】9は駆動電圧VON、VOFF、制御信号CPV、STV、VYSTOP、VPSRを受け、Cs線にCs電圧を書き込むCs線駆動部である。

【0040】4は駆動電圧VON、制御信号VYSTOP、VXSTOP、CPVを受け信号線に信号線電圧を書き込むX駆動部である。

【0041】7は駆動電圧VDD、制御信号VPSR、ICPH、デジタルソースデータSVD、ペン入力に関わる座標データDX、DYを受け、CPV、STV、CPH、STH、VDを出力するコントロール部である。コントロール部7はペン入力デバイス1から、ペン入力デバイスの座標を示す座標データDX、DYを受け、信号線駆動部2及びゲート線駆動部3がそのペン入力デバイスで検出した座標をアレイ基板8に表示出来る様、データ処理をした後、出力信号を信号線駆動部2及びゲート線駆動部3に送る。

【0042】SW1～nは排他的論理和回路120で制御されるスイッチであり、120の出力がハイレベル時オフ、ローレベル時オンである。

【0043】ここでアレイ基板8の左右方向をX方向(図1に示されている様に右方向をXup、左方向をXdownとする)、上下方向をY方向(図1に示されている様に上方向をYup、下方向をYdownとする)と定める。

【0044】図2はペン入力表示装置の外形を示しており、1はペン入力デバイスを、10は表示装置を、11はバックライトを、12は接続コードを示している。なお、本実施例では、10の表示装置としてアクティブマトリックス型液晶表示装置いわゆるTFT-LCD(参考文献：日経BP社、フラットパネルディスプレイ1990～1995、日経BP社、日経マイクロデバイス1991年4月号～1994年7月号)を使用した。

【0045】ペン入力デバイス1の断面図を図3に示す。図3において、13は金属A、14は金属B、15

はペン先を示しており、ペン先15はペン先15に加わる力によって移動することが可能となっており、ペン先15に力加わることにより金属A13と金属B14が接触する。また、ペン先15は16のガラス、17のフォトダイオードアレイ、18のキャリアテープ等で構成されており、ガラスは17に直接強い力が加わることを防止しており、フォトダイオードアレイ17はペン先に入ってくる光を電気信号に変換しており、キャリアテープ18はフォトダイオードアレイ17によって得られた電気信号を19のコネクタを介して、20の回路基板に送っている。回路基板20には表示装置上におけるペン先15の位置を検出するための各種電子部品21が実装されている。22はペン入力デバイスのボディーであり、軽くて丈夫なプラスチックなどが使われている。接続コード12には図1で示した駆動電圧(V_{ON}, V_{OFF}, V_{DD})、制御信号(STV、CPV、SSH、CAPH)、出力信号(VPSR、DX、DY、VYSTOP)が通っている。

【0046】本実施例では、フォトダイオードアレイ17を使って座標検出を行ったが、実際、17をディスクリートのフォトダイオードで構成しても良く、または、ディスクリート又はアレイ状のフォトリソトランジスタなどで構成しても良い。また、CCD等の電荷結合素子を使っても良い。

【0047】図4はペン入力デバイスの受光の様子を示したものであり、23のプリズムシートはバックライト11から放射される光(27は光の経路を示す)をバックライト11の垂直方向に集光する役目をしており(表示装置を垂直にながめた時、表示装置の輝度が最も高くなる)、バックライト11から放射された光は26の偏光板及びアレイ基板8を通り、24の液晶層に印加される電圧値に応じた強度の光に変調され、25の対向基板を通して、フォトダイオードアレイ17に受光される。

【0048】図5は対向基板25の構造を示したもので、Aは断面図を、Bは上面図を示している。なお、28はガラスを、29は光遮光層(ブラックマトリックス)を、30は赤(R)、青(B)、緑(G)にそれぞれ着色された着色層を、31はオーバーコート層を、32は対向電極を示している。対向基板25の参考文献としては(日経BP社「フラットパネルディスプレイ91～95」)などがある。

【0049】また、光遮光層を単に遮光部と呼んでもよく、着色層を単に表示部や開口部と呼んでも良い。

【0050】図6はフォトダイオードアレイ17の構造を示しており、33のフォトダイオードアレイ基板上にA受光面、B受光面、C受光面、D受光面、E受光面、F受光面を持ち、それぞれの受光面に入射した光エネルギーをそれぞれの端子間(A_k～A_a～F_k～F_a)の電気エネルギーに変換して出力する。なお、添字のkはカソードをaはアノードを示している。

【0051】図7、図8はフォトダイオードアレイ17の他の構造を示しており、また同時に、対向基板25の着色層30を点線で重ねこれらのサイズおよび各受光面の位置関係を示す。

【0052】図9はフォトダイオードアレイ17の等価回路を示したものであり、DFA～DFFはそれぞれ受光面A～Fに応じたフォトダイオードである。

【0053】図10はペン入力デバイスの構成を示しており、34は駆動電圧がV_{ON}、V_{OFF}、V_{DD}で、表示装置10からの光エネルギーをV_A～V_Fの電気信号に変換して出力する光信号変換部である。したがって、光信号変換部34に入射する光エネルギー(より正確には、光信号変換部における各フォトダイオードの受光面に入射する光エネルギー)の強さに応じた電気信号が出力される。34の光信号変換部は、それぞれの出力V_A～V_Fに応じた光信号変換基本回路(図示せず、以後に詳細説明)から構成される。

【0054】35はペン入力表示装置がペン入力状態であるのか否かを判断するペンシステムリセット部であり、VPSR=Highレベル時にペン入力状態を、VPSR=Lowレベル時には非ペン入力状態を示している。ペンシステムリセット部35によってペン入力表示装置のシステムリセットをしているので、使用者が所望の時のみペン入力状態とすることが可能であるため、誤動作(例:表示装置以外の光エネルギーによる誤動作)を防ぐことが出来る。

【0055】36は初期座標検出部であり、駆動電圧V_{ON}、V_{OFF}、V_{DD}、制御信号STV、CPV、VPSR、VBを受け、初期座標データDX03～DX00(X方向)、DY03～DY00(Y方向)を出力する。なお、初期座標データとはVPSRがLowレベルからHighレベルに変化したときの、表示装置10上のペン先15の座標データである。また、図10ではX方向Y方向とも簡単のため4Bitデータであるが、例えばVGAの表示装置であればY方向9Bit、X方向10Bitの初期座標データとなる。

【0056】37は表示装置10上でのペン先15の移動量を検出する移動量検出部であり、駆動電圧V_{ON}、V_{OFF}、V_{DD}、制御信号VPSR、V_A～V_Fを受け移動量データDX13～DX10、DY13～DY10を出力する。なお、移動量データのBit数は初期座標データで説明した通りである。

【0057】38はX座標検出部であり、36と移動量検出部37で得られたデータからX方向の座標データ(X座標データ)DX3～DX0を出力する。

【0058】39はY座標検出部であり、36と移動量検出部37で得られたデータからY方向の座標データ(Y座標データ)DY3～DY0を出力する。なお、座標データのBit数は初期座標データで説明した通りである。

【0059】図11はペンシステムリセット部の構成と出力波形を示したものである。図11(a)はペンシステムリセット部の構成であり、金属A13、金属B14、40の抵抗、VDDを駆動電圧とする41のインバーターからなる。図11(b)は得られるVPSRの出力波形を示したもので、金属A13と金属B14が接触している時 $VPSR = VDD$ 、金属A13と金属B14が非接触時 $VPSR = GND$ となる。

【0060】図12は光信号変換部34における光信号変換基本回路46の具体例を示したものである。42は抵抗を、43はコンデンサを、44はオペアンプを、45は抵抗をそれぞれ示している。46は、フォトダイオードDFAのA受光面に入射した光信号をVAという電気信号に変換して出力している。なお、実際の光信号変換部34はフォトダイオードアレイ17の各フォトダイオード(DFA~DFF)毎に46に示したものと同一構成の光信号変換基本回路があり、それぞれVA~VFの電気信号を出力している。

【0061】図13はフォトダイオードの特性と光信号変換基本回路の関係を示したもので、図13(a)がフォトダイオードの一般的特性を、図13(b)がその様な特性のフォトダイオードを使った場合の光信号変換基本回路46の動作を示している(参考文献:浜松フォトエレクトロニクス株式会社「フォトダイオードカタログ」)。オペアンプ44にはレールトゥレール特性のものが良く、VOFFまで出力できるものが良い。

【0062】図13(a)から明らかな様にフォトダイオードの受光面により高い照度の光(ここでは話を簡略化するためフォトダイオードの分光波長特性は無視している)を入射するとより大きな出力電流が得られ、図12に示す光信号変換基本回路46の動作から明らかな様に、フォトダイオードに流れる電流はオペアンプ44の低バイアス電流特性及びバーチャルショート特性のためそのほとんどが抵抗45に流れる。また、オペアンプ44のバーチャルショート特性のためオペアンプ44の反転入力端子は0Vであり、その出力電圧は抵抗45の抵抗値をR44とし、フォトダイオードに流れる電流をIDとすると $-R44 * ID [V]$ となる。従って、図13(b)に示される特性が得られる。

【0063】図14は、移動量検出部37の構成を示している。移動量検出部37は、Y方向移動量検出部47とX方向移動量検出部48からなり、Y方向移動量検出部47は表示装置10上のペン先15のY方向移動量をVA、VB、VC、VPSRから検出し、DY13~DY10パラレル信号(この例では4ビットとしているが、ビット数については初期座標データで説明した通りである)にして出力する。

【0064】48は表示装置10上のペン先15のX方向移動量をVD、VE、VF、VPSRから検出し、DX13~DX10パラレル信号(この例では4ビットとしてい

るが、ビット数については初期座標データで説明した通りである)にして出力する。例えば、ペン先15がゲート線3本分移動すると、(DY13, DY12, DY11, DY10) = (0, 0, 1, 1)が出力され、ペン先15が信号線9本分移動すると、(DX13, DX12, DX11, DX10) = (0, 0, 1, 1)が出力される(本実施例では、R、G、Bの各着色層で1つのRGB画素を形成するため出力が0, 0, 1, 1となる)。

【0065】また、TFT-LCDでは通常、図5に示した各着色層を1ドットと呼び、連続したRGB各1ドット計3ドットで1画素とするが、本実施例では1ドットを1画素と呼び、1画素をRGB画素と呼ぶ。

【0066】図15はY方向移動量検出部47の構成を示しており、Y方向移動量検出部47はレベルシフト部49、シリアル信号発生部50、パラレル信号発生部51からなる。49はVA、VB、VCを扱いやすいレベルのデジタルデータVA0、VB0、VC0に変換し、シリアル信号発生部50はVA0、VB0、VC0を受けYup方向の移動量を示すVYup信号と、Ydown方向の移動量を示すVYdown信号を出力する回路であり、パラレル信号発生部51はVYup、VYdown信号を受けY方向の移動量を示すパラレル信号DY13、DY12、DY11、DY10を出力する。なお、DY13、DY12、DY11、DY10は補数表示で示されている。

【0067】X方向移動量検出部48の構成もY方向移動量検出部47と同様である(但し、VA、VB、VC、VA0、VB0、VC0、VYup、VYdown、DY13、DY12、DY11、DY10をそれぞれVD、VE、VF、VD0、VE0、VF0、VXup、VXdown、DX13、DX12、DX11、DX10とする)。

【0068】図16はレベルシフト部49の構成を示しており、52、53、54はコンパレータであり、55は可変抵抗でVON、VOFFからVREF1を作っており、56、57、58はNチャネルMOSトランジスタであり、59、60、61は抵抗であり、62はインバーターである。

【0069】図17にレベルシフト部49の動作例を示す。VA、VB、VCはDFA、DFB、DFCに入射する光エネルギーに応じたアナログ信号でVOFF~GNDの振幅がある。52、53、54のコンパレータは、VA、VB、VCとVREF1を比較してVA、VB、VC > VREF1の時VONを、VA、VB、VC < VREF1の時VOFFを出力する。したがって、図17のVA、VB、VCが入力されると図17に示されるコンパレータ52、53、54の出力が得られ、MOSトランジスタ56、57、58がソースフォロウとして動作しているのので図17のVA0、VB0、VC0が得られる。

【0070】X方向移動量検出部48に於けるレベルシフト部も図16に示すレベルシフト部49と同様な構成である(但し、VA、VB、VC、VA0、VB0、VC0を

それぞれVD、VE、VF、VD0、VE0、VF0とする）。

【0071】図18はY方向移動量検出部に於けるシリアル信号発生部50の構成を示しており、SW01、SW02は66の出力信号Qによって制御されるスイッチでありQ=Highレベル時SW01、SW02ともオフ、Q=Lowレベル時SW01、SW02ともオンである。63、64は抵抗で、65はOR回路であり、66はクリアー機能付Dフリップフロップである。Dフリップフロップ66の具体例としてはTC74HC74APなどがある。

【0072】図19はX方向移動量検出部に於けるシリアル信号発生部の構成を示しており、SW03、SW04は193の出力信号Qによって制御されるスイッチでありQ=Highレベル時SW03、SW04ともオフ、Q=Lowレベル時SW03、SW04ともオンである。190、191は抵抗で、192はOR回路であり、193はクリアー機能付Dフリップフロップである。193の具体例としてはTC74HC74APなどがある。

【0073】194はパルス3分の1回路であり、図20で示される様な動作をする回路である。X方向移動量検出部に於けるシリアル信号発生部の構成及び動作はY方向移動量検出部に於けるシリアル信号発生部50と同様であるが、X方向移動量検出部に於けるシリアル信号発生部にはパルス3分の1回路194がある。

【0074】図20にパルス3分の1回路194の動作例を示す。パルス3分の1回路194は入力信号VXup、VXdownを受け、出力信号VXup3、VXdown3を出力する回路であり、3つのVXupパルス毎にVXup3を1パルス図20の様に出力する（但し、VXupパルスが3パルスになる前にVXdownパルスが入力された場合、そのVXdownパルス数をVXupパルス数から引く）。また、3つのVXdownパルス毎にVXdown3を1パルス図20の様に出力する（但し、VXdownパルスが3パルスになる前にVXupパルスが入力された場合、そのVXupパルス数をVXdownパルス数から引く）。但し、パルス3分の1回路194に於いて、VXupとVXdownのパルスのカウント方法として、3パルスになるとリセットされパルス数のカウントは0になるものとする。

【0075】図21はシリアル信号発生回路部50の動作例を示している。なお、t delay1はOR回路65の出力がHighレベルになり、Dフリップフロップの出力QがHighレベルになり、SW01、SW02がオフし、VYdown（又はVYup）がLowレベルになるまでの時間である。

【0076】Dフリップフロップ66の出力QがHighの時SW01、SW02はオフしているのでVYup、VYdownには抵抗63、64を通しGND（こ

の場合Lowレベル）が供給される。VB0がLowになるとDフリップフロップ66がクリアーされ（参考文献：東芝集積回路技術資料「ハイスピードCMOS TC74HCシリーズ1992」）QがLowになりSW01、SW02はオンする。次にVA0、VC0どちらか一方にHighが入力されると、OR回路65の出力もHighになり、Dフリップフロップ66の出力QもHighになり結果としてSW01、SW02がオフするためVYup、VYdownがLowになる。

【0077】図22はY方向移動量検出部に於けるパラレル信号発生部51の構成を示しており、67、68はカウンタ（例えばTC74HC161AP）で、69、70、71、72はインバーターで220はAND回路で、73、74、75、76はフルアダー回路（参考文献：CQ出版社、猪飼國男／本多中二共著、ディジタル・システムの設計）で、フルアダー回路の構成例とカルノー図を図24に示す。

【0078】図24の77は排他的論理和回路で78、79、80はNAND回路で、81は負論理入力OR回路である。

【0079】図22はVYdownのパルス数からVYupのパルス数を補数を引いて引く減算回路の構成となっている。

【0080】図25は、図22のパラレル信号発生部51の動作例を示している。パラレル信号発生部51は、VPSR及びVXSTOP（後ほど説明）が両方Highレベルにならないと220の出力がLowレベルであるため、カウンタ67及び68の出力は全てLowレベルである。よって、DY13、DY12、DY11、DY10はVYup及びVYdownがどのように変化しようとも全て“Low”となる。

【0081】本実施例ではこの様に、VPSR及びVXSTOPが両方Highレベル時のみ移動量を検出する（つまり、ペン入力状態でしかも初期座標データが検出されている時のみ移動量を検出可能とする）構成としているため、ペン入力装置の誤動作（意図しない情報が入力されてしまったり、初期座標データを検出できない内に移動量だけ意図しない場所に出力されてしまう）を防ぐことが可能である。

【0082】VPSR及びVXSTOPが両方Highレベル時は、カウンタ67及び68からそれぞれVYup及びVYdownのパルス数に応じたカウント数が出力され、補数を用いて計算された値がフルアダー73、74、75、76から出力（DY13、DY12、DY11、DY10）される。

【0083】図23はX方向移動量検出部に於けるパラレル信号発生部の構成を示しており、231、232はカウンタ（例えばTC74HC161AP）で、233、234、235、236はインバーターで230はAND回路で、237、238、239、240はフル

アダージ回路（参考文献：CQ出版社、猪飼國男／本多中二共著、デジタル・システムの設計）である。

【0084】図23のX方向移動量検出部に於けるパラレル信号発生部はVXup3のパルス数からVXdown3のパルス数を補数を用いて引く減算回路の構成となっており、その構成及び動作はY方向移動量検出部に於けるパラレル信号発生部51と同様である。

【0085】図26は図10の初期座標検出部36の構成を示している。初期座標検出部36はX方向の初期座標を検出するX方向初期座標検出部82とY方向の初期座標を検出するY方向初期座標検出部83で構成されている。

【0086】図27にY方向初期座標検出部83の構成を示す。

【0087】図27の84、92、85、93はコンデンサであり、SW12、SW13はVPSRで制御されるスイッチでVPSRがHighの時オフ、VPSRがLowの時オンである。86、94はダイオードであり、87、95はオペアンプで88、96はコンパレータで89、97はVON、VOFFからそれぞれVREF2、VREF3を作る可変抵抗であり、90、98はPチャネルMOSトランジスタで91、99はNチャネルMOSトランジスタで、100はOR回路で、114はクリア機能付Dフリップフロップ（例：TC74HC74AP）である。101はインバータで、102はOR回路で、103はインバータで、104はカウンタ（例：TC74HC161）で、105、106、107、108は図24に示されるフルアダージ回路である。

【0088】図27の構成要素の動作をそれぞれ簡単に説明すると、コンデンサ84、85、ダイオード86でVBの高電圧側電圧変化をカットするクリップ回路を形成しており、ダイオード86の順電圧がショットキーバリアダイオードのように低ければ（この場合理想的に0Vとする）0V以上の電圧変化をオペアンプ87に入力させない動作をし、VBからVB-を作る（また、84のコンデンサの容量値は85のコンデンサの容量値よりも十分大きいことが望ましい）。87はボルテージフォロワであり入力信号をインピーダンス変換し出力する。88はコンパレータとして動作しており、VB->VREF2の時VONをVB-<VREF2の時VOFFを出力する。90、91はレベルシフト回路として動作しておりコンパレータ88の出力を0V~VDDの信号に変換する。

【0089】コンデンサ92、93、ダイオード94でVBの低電圧側の電圧変化をカットするクリップ回路を形成しており、ダイオード94の順電圧がショットキーバリアダイオードのように低ければ（この場合理想的に0Vとする）0V以下の電圧変化をオペアンプ95に入力させない動作をし、VBからVB+を作る（また、92のコンデンサの容量値は93のコンデンサの容

量値よりも十分大きいことが望ましい）。95はボルテージフォロワであり入力信号をインピーダンス変換し出力する。96はコンパレータとして動作しており、VB+>VREF3の時V0FFをVB+<VREF3の時VONを出力する。98、99はレベルシフト回路として動作しておりコンパレータ96の出力を0V~VDDの信号に変換する。

【0090】Dフリップフロップ114はCLKの立ち上がり時にHighを出力し、その後VPSRがLowになるまでVYSTOP=Highを維持する。

【0091】104はカウンタとして動作しており、ENP=Low時カウンタ動作ストップし、クリア端子にLowが入力されると出力をLowにする。カウンタ104の動作については参考文献（東芝集積回路技術資料「ハイスピードC2MOS TC74HCシリーズ1992」）などがある。

【0092】105、106、107、108はフルアダージ回路（具体的回路構成とカルノー図を図24に示す。参考文献：CQ出版社、猪飼國男／本多中二共著、デジタル・システムの設計）として動作しており、カウンタ104の出力にDYa3、DYa2、DYa1、DYa0を加える。DYa3、DYa2、DYa1、DYa0はDY03、DY02、DY01、DY00の初期状態を決めるためのもので、アレイ基板8やペン入力デバイス1や表示装置10や液晶層24の温度特性等のため図26の83によるY方向初期座標検出に誤差が生じた場合、図1のペン入力装置を使う使用者が任意に設定して調整するための信号であり、スイッチ（図示せず）などでHigh、Low信号を入力する。また、この信号は製品完成時に調整し入力し固定してもよく、基本的にペン入力装置の座標検出精度を向上させるもので、実際これによりペン入力装置の個体差および温度特性等による誤差をおさえることができる。

【0093】270は立ち上がりエッジ検出回路であり、図29に示される様にその出力はSTVの立ち上がりエッジ後直ちにHighになるがその後すぐLowになる。尚、このSTVはライン同期信号、CPVは画素同期信号である。

【0094】Y方向初期座標検出部83の動作を図28に示す。

【0095】図11のシステムリセットVPSR=Highの時SW12、SW13はオフであり、VPSR=Lowの時SW12、SW13はオンである。SW12、SW13がオンしている時VB+、VB-はGND（86、93の順電圧は理想的に0Vとする）であり、VREF2、VREF3を図28の様に設定するとコンパレータ88、96の出力はVONとなりOR回路100の出力はLowとなり、VPSR=LowであるのでVYSTOPはLowである。この時ENP=Highであるのでカウンタ104はカウントを行う。その後VPSR=High

hになり、SW12、SW13がオフし、VBに電圧変化が生じ図28に示される様なオペアンプ87及び95の出力が得られるとVB<VREF2となったときOR回路100の出力がLowからHighになるのでVYSTOP=Highとなり、ENP=Lowとなるのでカウンタ104のカウンタ動作は停止してtcount時間にカウントされたカウント数を保持し、フルアダー105、106、107、108に出力する。フルアダー105、106、107、108はカウンタ104の出力にDYa3、DYa2、DYa1、DYa0を加算しDY03、DY02、DY01、DY00として出力する。

【0096】また、カウンタ104の動作から明らかな様に、VYSTOP=Low時にSTV=Highになるとカウンタ104の出力はクリアーされ全てLowになる。

【0097】1CPV期間は、図1のCs線駆動部9が動作している時(VPSR=High、VYSTOP=Low)、隣接するCs線に於いて、Cs線にVONが印加されるまでの時間差に相当し、STVで104がリセットを掛けられることで、図27に示す回路は、Cs線駆動部9がVYSTOP=Highになった時何番目のCs線を走査していたのかを、CPVをカウンタ104でカウントすることで検出する。つまり、VYSTOP=Highになった時(DY03、DY02、DY01、DY00)=(0, 0, 1, 1)ならば、VYSTOP=Highになった時ゲート線駆動部3は3番目のゲート線を駆動していたことになる(但し、DYa3、DYa2、DYa1、DYa0はそれぞれLowレベル“0”である)。

【0098】図30は図1のX駆動部4の構成を示しており、SWX1、SWX2、SWX3はAND回路350で制御されるスイッチで350の出力がHighの時オンで350の出力がLowの時オフである。

【0099】SWX4、SWX5、SWX6はクリアー機能付Dフリップフロップ(例:TC74HC74AP)115で制御されるスイッチでDフリップフロップ115の出力QがHighの時オンでDフリップフロップ115の出力QがLowの時オフである。

【0100】SWX7、SWX8(図示せず)、SWX9(図示せず)はクリアー機能付Dフリップフロップ(例:TC74HC74AP)116で制御されるスイッチで116の出力QがHighの時オンで116の出力QがLowの時オフである。SWXn-2、SWXn-1、SWXnはクリアー機能付Dフリップフロップ(例:TC74HC74AP)117で制御されるスイッチで117の出力QがHighの時オンでDフリップフロップ117の出力QがLowの時オフである。

【0101】SWX7とSWXn-2の間にはDフリップフロップ115と同様なクリアー機能付Dフリップフロップ(図示せず)で制御されるスイッチSWX8~SWXn-3(図示せず)が設けられており、図30に示

したスイッチと同様に制御されている。つまり、3つのスイッチが同じクリアー機能付Dフリップフロップで制御されている。従って、SWX8~SWXn-3のスイッチ数を3で割った数のクリアー機能付Dフリップフロップがある。118及びAND回路350はAND回路であり、119はインバーター回路である。

【0102】図31にX駆動部4の動作例を示す。排他的論理和回路120(図1参照)、AND回路118、インバータ119、AND回路350の動作から明らかな様にVYSTOP=VXSTOPの時排他的論理和回路120の出力はLowでSW1~SWnはオンするが、VYSTOP≠VXSTOPの時排他的論理和回路120の出力はHighでSW1~SWnはオフする。

【0103】SWX1~SWXnはVYSTOP=High及びVXSTOP=Low及びVPSR=Highの時選択的にオンするが、VXSTOP=High又はVPSR=Lowの時全てオフする。従って、SW1~SWnがオンしSWX1~SWXnがオフしている時信号線(S1~Sn)には2の出力に応じた信号線電圧が書き込まれている。

【0104】SW1~SWnがオフしSWX1~SWXnが選択的にオンしている時、選択された信号線(S1~Sn)にはCPVのタイミングに応じてVONが書き込まれていく。また、信号線は図31で示されている通り、3つの信号線に同じタイミングでVONが書き込まれている。(例:S1とS2とS3に同じタイミングでVONが書き込まれている)図31に於いて、Snは信号線Snに印加される信号線電圧を意味する。

【0105】図32に図26のX方向初期座標検出部82の構成を示す。図32において、121、122、123、124はコンデンサーで、SW14、SW15はVYSTOPで制御されるスイッチでありVYSTOP=Highの時オフでVYSTOP=Lowの時オン。125、126はダイオードであり、127、128はオペアンプで129、130はコンパレータで131、132はVON、VOFFからそれぞれVREF4、VREF5を作る可変抵抗であり、133、135はPチャネルMOSトランジスターで134、136はNチャネルMOSトランジスターで、137はOR回路で、138はクリアー機能付Dフリップフロップ(例:TC74HC74AP)である。140はインバーターで、139はOR回路で、141はカウンタ(例:TC74HC161)で、142、143、144、145は図24に示されるフルアダー回路である。

【0106】図32の構成要素の動作をそれぞれ簡単に説明すると、コンデンサ121、123、ダイオード125でVBの高電圧側電圧変化をカットするクリップ回路を形成しており、ダイオード125の順電圧がショットキーバリアダイオードのように低ければ(この場合理想的に0Vとする)0V以上の電圧変化をオペアンプ1

27に入力させない動作をし、VBからVBX-を作る（また、121のコンデンサの容量値は123のコンデンサの容量値よりも十分大きいことが望ましい）。オペアンプ127はボルテージフォロワであり入力信号をインピーダンス変換し出力する。

【0107】129はコンパレータとして動作しており、VBX->VREF4の時VONをVBX-<VREF4の時VOFFを出力する。133、134はレベルシフト回路として動作しておりコンパレータ129の出力を0V~VDDの信号に変換する。

【0108】コンデンサ122、124、ダイオード126でVBの低電圧側の電圧変化をカットするクリップ回路を形成しており、ダイオード126の順電圧がショットキーバリアダイオードのように低ければ（この場合理想的に0Vとする）0V以下の電圧変化をオペアンプ128に入力させない動作をし、VBからVBX+を作る（また、122のコンデンサの容量値は124のコンデンサの容量値よりも十分大きいことが望ましい）。128はボルテージフォロワであり入力信号をインピーダンス変換し出力する。

【0109】130はコンパレータとして動作しており、VBX+>VREF5の時VOFFをVBX+<VREF5の時VONを出力する。135、136はレベルシフト回路として動作しておりコンパレータ130の出力を0V~VDDの信号に変換する。Dフリップフロップ138はCLKの立ち上がり時にHighを出力し、その後VPSRがLowになるまでVXSTOP=Highを維持する。

【0110】141はカウンタ（例：74HC161）として動作しており、ENP=Low時カウンタ動作ストップし、クリアー端子にLowが入力されると出力をLowにする。カウンタ141の動作については参考文献（東芝集積回路技術資料「ハイスピードC2MOS TC74HCシリーズ1992」）などがある。142、143、144、145はフルアダー回路（加算回路）（図24参考、参考文献：CQ出版社、猪飼園男／本多中二共著、ディジタル・システムの設計）として動作しており、カウンタ141の出力にDXa3、DXa2、DXa1、DXa0を加える。DXa3、DXa2、DXa1、DXa0はDX03、DX02、DX01、DX00の初期状態を決めるためのもので、アレイ基板8やペン入力デバイス1や表示装置10や液晶層24の温度特性等のためX方向初期座標検出部82によるX方向初期座標検出に誤差が生じた場合図1のペン入力装置を使う使用者が任意に設定して調整するための信号であり、スイッチ（図示せず）などでHigh、Low信号を入力する。また、この信号は製品完成時に調整し入力し固定してもよく、基本的にペン入力装置の座標検出精度を向上させるもので、実際これにより個体差および温度特性等による誤差をおさえることができる。

【0111】図33はX方向初期座標検出部82の動作

を示しており、オペアンプ127の出力<VREF4となりコンパレータ129がVOFFを出力しOR回路137の出力が0V~VDDに変化しDフリップフロップ138の出力VXSTOPがHighになる。すると、カウンタ141のENP=Lowとなり、カウンタ141のカウンタ動作はストップする。従って、VYSTOP=HighになってVXSTOP=Highになるまでの期間カウンタ141はカウントしその後VPSR=Lowになるまでその値を維持する。X方向初期座標検出部の基本動作及びその基本構成はY方向初期座標検出部と同様である。

【0112】図34に図10のY座標検出部39の構成を示す。図34において、109、110、111、112はそれぞれ図24に示される様なフルアダー回路であり、これらで加算回路を構成し、DY03-DY00にDY13-DY10を加算し、DY3、DY2、DY1、DY0を出力している。

【0113】DY3、DY2、DY1、DY0はペン先15の表示装置10上の位置を示しており、(DY3, DY2, DY1, DY0) = (0, 0, 1, 1)ならばCs線C3で制御される画素電極上（ゲート線G3で制御されるTFTによって制御される画素電極上）にペン先15が配置しており、(DY3, DY2, DY1, DY0) = (0, 1, 1, 1)ならばCs線C7で制御される画素電極上（ゲート線G7で制御されるTFTによって制御される画素電極上）にペン先15が配置していることを示している。

【0114】また、X座標検出部の構成も図34に示したY座標検出部の構成と同様である（但し、DY03-DY00、DY13-DY10、DY3、DY2、DY1、DY0をDX03-DX00、DX13-DX10、DX3、DX2、DX1、DX0とする）。

【0115】図35に図1のCs線駆動部9の構成を示す。図35の146はVYSTOPの信号をtcsディレイさせて出力するディレイ回路であり、SWZ1~SWZ11はVYSTOPで制御されるスイッチでVYSTOP=Lowの時オンしVYSTOP=Highの時オフするがディレイ回路146があるためVYSTOPがLow~Highに変化してもすぐにはオフせず、tcs後オフする。

【0116】147は排他的論理和回路であり、148はパルス幅変調回路であり図37の様にSTVのパルス幅を任意の幅に変調し、パルス幅を何倍にするかは任意に設定可能である。149、150、151、152はクリアー機能付Dフリップフロップ（例：TC74HC74APの様な動作をする）であり全て図示していないが実際はこれがCs線の数だけある。レベルシフト回路はそれぞれのクリアー機能付フリップフロップからHighが入力された時VONを出力し、Lowが入力された時VOFFを出力する。

【0117】図36に、図35で示したCs線駆動部の動作を示す。VYSTOP=LowでVPSR=Highになると排他的論理和147の出力がHighになるため、

149、150、151、152は(図示していない他のクリア機能付Dフリップフロップも同様)CPVの立ち上がりエッジに同期して入力データを出力し再度CPVの立ち上がりエッジが入力されるまでその出力を保持する。従って、図36のCPV、STVが入力されると図36のVC1、VC2、VC3を出力する(VC1はCs駆動部が出力しC1に印加する電圧を意味する他のVC2~VC1についても同様である)。なお、148はパルス幅を2倍に変調しており、VPSR=High時にVYSTOP=Highになると、排他的論理和147の出力がLowになるためCs駆動部の出力(VC1~VC1)が一端全てVOFFになり、その後tcs遅れでSWZ1~SWZ1がオフし出力をハイインピーダンス状態にする。従って、Cs線(Cs1~Cs1)には電圧が直接供給されない。なお、148によるパルス幅変調は液晶層24の応答速度(電圧が印加されてから光学特性が変化するまでの時間で通常輝度変化の10%~90%までの時間を指す)に応じて変更すべきであり、応答時間の長い場合パルス幅を長くして、応答時間の短い場合パルス幅を短くするのが望ましい。

【0118】図38に図1のゲート線駆動部3の動作を示す。ゲート線駆動部3はVPSR=HighでVXSTOP=Lowの時、アレイ基板8上のTFTが全てオフするようにVOFFをゲート線(G1~Gm)にいったん書き込む。その他の期間は正常動作しており、図38に示す様CPV、STVのタイミングによりG1、G2、G3…(ここではゲート線G1、G2、G3…に書き込まれる電圧を意味する)を出力する。

【0119】図39に図1の信号線駆動部2の動作例を示す。本実施例において、対向電極32に印加されている対向電極電圧はGND(表示特性に応じて調整可能であるが対向電極32には直流電圧を印加する)であり、信号線の信号線電圧がGNDよりも高電位側のとき正極性とし、信号線の信号線電圧がGNDよりも低電位側のとき負極性とし、2はn-1フレームとn+1フレーム時(又はn-1ラインとn+1ライン時)に奇数番目の信号線(S1、S3、S5、…Sn-1)に負極性の信号線電圧を書込み、偶数番目の信号線(S2、S4、S6、…Sn)に正極性の信号線電圧を書込む。また、nフレーム時(又はnライン時)に奇数番目の信号線(S1、S3、S5、…Sn-1)に正極性の信号線電圧を書込み、偶数番目の信号線(S2、S4、S6、…Sn)に負極性の信号線電圧を書込む。

【0120】上述した極性の切り替えがフレーム毎の時を信号線反転駆動又は電源レベルシフト駆動(参考文献:土田他、ITE'94「5VドライバICによる信号線反転駆動の実現」)と呼び、ライン毎の時をドット反転駆動と呼ぶ。これらの駆動法の参考文献として(日経BP社、フラットパネルディスプレイ1994~1995、日経BP社、日経マイクロデバイス1992

年6月号、Ikeda、N他、1992、Society For Information Display 1992 International Symposium、講演番号5.6、May1992)などがある。

【0121】以下に本発明にかかわるペン入力表示装置の実際の動作を説明していく。以下の説明に於いて、特に断りがない場合、VDD=5V、VCC=-5Vである。

【0122】図40にt=t1におけるペン先15の表示装置10上での位置を示す。

【0123】図40に於いて、A、B、C、D、E、Fはそれぞれフォトダイオードアレイ17のA受光面、B受光面、C受光面、D受光面、E受光面、F受光面であり、S1、S2、S3…は信号線であり、G1、G2、G3…はゲート線である。信号線及びゲート線には図5のブラックマトリックス29が配置されている(図40では図が複雑になるのを避けるため、ブラックマトリックス29と信号線またはゲート線と同じ線として表している。また、ゲート線がブラックマトリックスの役割をする場合(参考文献:T. Ueda et al. SID93Digest 739-742)やブラックマトリックス29がアレイ基板8上に存在する場合(参考文献:日経BP社、フラットパネルディスプレイ1990~1995、日経BP社、日経マイクロデバイス1991年4月号-1994年7月号)も同様に取り扱うことが可能である。このブラックマトリックス29の詳細については参考文献(日経BP社、フラットパネルディスプレイ1994~1995、日経BP社、日経マイクロデバイス1991年4月号-1994年7月号)などがある。

【0124】図40のG1S1はG1とS1で制御されるTFTにつながっている画素電極面(画素電極)を示しており、画素電極上には図4、図5で示された通り液晶層24と着色層30が配置されている(参考文献:日経BP社、フラットパネルディスプレイ1994~1995、日経BP社、日経マイクロデバイス1991年4月号-1994年7月号)。G1S2、G2S1もG1S1と同様であり、他の画素電極面も同様である(例えば、Dの下にあるG3S4など)。

【0125】また、着色層30にはR着色層、G着色層、B着色層の三種類があり、S1、S4、S7…で制御されるTFTに繋がっている画素電極面上にはR着色層が、S2、S5、S8…で制御されるTFTに繋がっている画素電極面上にはG着色層が、S3、S6、S9…で制御されるTFTに繋がっている画素電極面上にはB着色層がそれぞれ配置されており、他の画素電極面上にもこのような順番で各着色層が配置されている。

【0126】図41に、VPSRがHighになり、ゲート線駆動部3の出力が全てVOFFになり、Cs線駆動部9が動作している時の画素電極電圧のタイミングを示

す。CPVとVC3のタイミングについては図36で示した通りである。

【0127】VPG3S4はG3S4に書き込まれている電圧であり、VPG3S6はG3S6に書き込まれている電圧であり、VPG3S5はG3S5に書き込まれている電圧である。

【0128】 $t=t_1$ 時、G3S4にはVDDがG3S6にはGNDがG3S5にはVCCが印加されており、対向電極電圧がGNDのため図42に示した表示特性のV-T特性より（参考文献：日経BP社、フラットパネルディスプレイ1990～1995、日経BP社、日経マイクロデバイス1992年6月号）、G3S4には黒がG3S5には黒がG3S6にはブルーが表示されている（表示装置はノーマリーホワイト）。 $t=t_2$ 時各画素電圧には突き上げ電圧が生じているが、これを以下に説明する。

【0129】図43に、本実施例に於けるアレキ基板8に於ける画素容量モデルを示す（参考文献：鈴木他、テレビジョン学会誌 Vol. 47, No. 5, pp649-655、富田他、EID91-120pp29-pp34、日経BP社、フラットパネルディスプレイ19

90～1995）。

【0130】図43に於いて、G3は図40のゲート線をS6は図40の信号線をC3は図40のCs線を示し、Csig、gは1画素における信号線とゲート線のカップリング容量を、CgsはTFTのゲートと画素電極のカップリング容量を、CLCは1画素における対向電極25と画素電極間の液晶容量を、Csは画素電極とCs線とのカップリング容量（補助容量）を、Cg、comは1画素におけるゲート線と対向電極25のカップリング容量を、Cp、sigは1画素における信号線と画素電極G3S6のカップリング容量を、Csig、csは1画素における信号線とCs線のカップリング容量をそれぞれ示す。

【0131】本実施例に関わる表示装置10の画素容量は、図43に示した画素容量モデルで表現することが可能である。

【0132】この様な画素容量モデルにおいて、 $t=t_1$ 時にG3=VOFF、VPG3S6=0V、S6=0V、C3=VOFFであるとするときG3S6に蓄えられている電荷QG3S6(t1)はCp、sigの影響を無視すると

$$QG3S6(t1) = -VOFF * (Cs + Cgs) [C] \quad \dots (1)$$

となり、 $t=t_2$ 時にG3=VOFF、C3=VON、VPG3S6=VPG3S6(t2)、S6=0Vであるとするとき

$$\begin{aligned} QG3S6(t2) &= (VPG3S6(t2) - VON) * Cs \\ &+ (VPG3S6(t2) - VOFF) * Cgs \\ &+ VPG3S6(t2) * CLC [C] \end{aligned} \quad \dots (2)$$

但し、VPG3S6(t2)は $t=t_2$ 時のG3S6の電位となり、(1)、(2)、(3)式を計算すると、

$$QG3S6(t1) = QG3S6(t2) \quad \dots (3)$$

$$\begin{aligned} -VOFF * (Cs + Cgs) &= (VPG3S6(t2) - VON) * Cs \\ &+ (VPG3S6(t2) - VOFF) * Cgs \\ &+ VPG3S6(t2) * CLC \end{aligned}$$

$$\begin{aligned} VPG3S6(t2) * (Cs + Cgs + CLC) &= (VON - VOFF) * Cs \\ VPG3S6(t2) &= (VON - VOFF) * Cs / (Cs + Cgs + CLC) \quad \dots (4) \end{aligned}$$

となり、(4)式で表されるVPG3S6(t2)が得られる。ここで具体的数値として、VON=25V、VOFF=VPG3S6(t2)=21.34V

となる。但し、小数点3桁以下は四捨五入した。

【0133】よって、VPG3S6が0V～21.34Vに変化することが示された（VPG3S4は5V～26.34V、VPG3S5は-5～16.34Vに変化）。このVPG3S6の変化分を、突き上げ電圧と呼び（ここではCs線による突き上げ電圧である）、ここではC3がVOFF～VONに変化した際生じる突き上げ電圧は21.34Vとなる。

【0134】図44に、本実施例にかかわるバックライト11の相対出力及び各着色層30の透過率特性及びフォトダイオードアレキ17のフォトダイオード（DFA、DFB、DFC、DFD、DFE、DFF）の受光感度特性を示

FTがオフしているためG3S6に蓄えられている電荷QG3S6(t2)は

である。また、TFTがオフしているため

$$\begin{aligned} -10V, Cs &= 0.5PF, Cgs = 0.02PF, \\ CLC &= 0.3PF \text{ とすると,} \end{aligned} \quad \dots (5)$$

す。

【0135】図44(a)はバックライト11の相対出力を示しており横軸は波長を縦軸は最大出力を100%と正規化した相対出力を示しており、波長430nm～440nm、540nm～550nm、610nm～620nmに於いて同等に最大相対出力100%が出力されているが他の帯域では、相対出力0%で出力されていない。

【0136】図44(b)は各着色層の透過率特性を示しており、横軸に波長を縦軸に最大透過率を100%と正規化した相対透過率を示している。B着色層では波長400nm～500nmに於いて透過率100%で他の

帯域では0%である。G着色層では波長500nm～600nmに於いて透過率100%で他の帯域では0%である。R着色層では波長600nm～700nmに於いて透過率100%で他の帯域では0%である。

【0137】図44(c)はフォトダイオードの受光感度特性を示しており、横軸には波長を縦軸には最高感度波長での感度を100%と正規化した相対感度(%)を示している。この様にフォトダイオードの受光感度特性は波長に対して均一ではない。従って、放射束が同じでも波長成分が著しく異なっていると得られるフォトダイオードの出力電流も異なってしまうのである。

【0138】図45にフォトダイオードDFBの受光面に入射する入射光の様子を示す。図45(a)は $t=t_1$ に於ける受光成分を示しており、 $t=t_1$ 時図41で示されている通りVPG3S5=VCG、VPG3S6=GND、VPG3S4=VDDであるため図42より、G3S5とG3S6とG3S4を合わせ青色が表示されている。図45

(b)は $t=t_2$ に於けるフォトダイオードDFBの受光成分を示しており、前述の通りの電圧設定になっているため図42より、G3S5とG3S6とG3S4を合わせ黒色が表示されている。なお、図45(a)、(b)の横軸は波長を、縦軸は最大入力を100%と正規化したフォトダイオードDFBの受光面に入射する放射束の相対入力を示す。

【0139】なお、液晶層24には電圧が印加されてから光学特性が変化するまでの時間が存在する。これを一般に応答速度(参考文献:工業調査会「液晶ディスプレイのすべて」佐々木/苗村著、講談社サイエンティフィク「液晶材料」くさ林編)と呼び、TN液晶で20ms程である。図36に示したCs線駆動部の出力電圧(VC1、VC2、…、VC1)のパルス幅(VONを出力している時間)は2CPV分であるが、このパルス幅は液晶層の応答速度に応じて変えるのが望ましく、VGAクラスでは1CPV期間(1走査期間)約40μsecであるので、TN液晶では2CPV分以上とるのが望ましく(より望ましくは5CPV～400CPVの間で、もっとより望ましくは10CPV～300CPVの間である)、応答速度が200μsec程の反強誘電性液晶や強誘電性液晶では1CPV分以上とるのが望ましい(より望ましくは1CPV～200CPVの間で、もっとより望ましくは2CPV～100CPVの間である)。また、SVGAクラスでは、1CPV期間が約32μsecであるので、それぞれの液晶材料に於いて、VGAクラスの1.25倍のパルス幅をとるのが望ましく、XGAクラスでは1CPV期間が約25μsecであるので、それぞれの液晶材料に於いて、VGAクラスの1.6倍のパルス幅をとるのが望ましい。つまり、TN液晶ではパルス幅を80μsec以上とるのが望ましく(より望ましくは200μsec～16000μsecの間で、もっとより望ましくは400μsec～12

000μsecの間である)、応答速度が200μsec程の反強誘電性液晶や強誘電性液晶ではパルス幅を40μsec以上とるのが望ましい(より望ましくは40μsec～8000μsecの間で、もっとより望ましくは80μsec～4000μsecの間である)。

【0140】なぜなら、図46(a)～(c)に示した様に各液晶材料によって、応答速度は著しくことなり、Cs線駆動部の出力電圧(VC1、VC2、…、VC1)のパルス幅が十分長くないと、液晶相24の透過率変化が十分生じず、光信号変換部34のフォトダイオードで表示装置10の光透過率変化を正確に検出できず、初期座標検出の誤検出が生じてしまう。例えば応答速度が20msのTN液晶で1CPVが20μsecで表示装置10の最大輝度が100[c d/mm2]の場合、Cs線駆動部の出力電圧(VC1、VC2、…、VC1)のパルス幅が1CPV期間であれば、表示装置10の光透過率変化として約0.1%程しか生じず(輝度変化としては約0.1[c d/mm2]である)、これを高性能なフォトダイオードで検出できたとしてもこの程度の変化は外部光及びバックライトの輝度変化として生じる可能性があり、その都度誤動作してしまう。Cs線駆動部の出力電圧(VC1、VC2、…、VC1)のパルス幅を2CPV期間とすれば、表示装置10の光透過率変化として約0.2%程生じ(輝度変化としては約0.2[c d/mm2]である)、雑音に対して強くなるため、誤動作を少なくすることが可能である。なお、図46の(a)～(c)に於いて、縦軸は液晶印加電圧及び透過率を示し、横軸は時間を示す。

【0141】説明をもとに戻すと、図45の(a)と(b)に示されるフォトダイオードDFBの受光面に入射する放射束変化及びフォトダイオードDFBの受光感度特性のため(表示が青色から緑色に変化した場合等)、フォトダイオードDFBに出力変化が生じる。図45の

(c)と(d)はそれぞれフォトダイオードの受光感度特性を考慮した場合の受光成分を示しており横軸に波長を、縦軸にフォトダイオードの受光感度特性を考慮した場合の最大入力を1.0と正規化したフォトダイオードの受光面に入射する放射束の相対入力を示す。(c)と(d)から $t=t_1$ ～ $t=t_2$ に於いてフォトダイオードの受光感度特性を考慮した場合フォトダイオードの受光面に入射する放射束の相対入力に変化し、結果として図13からフォトダイオードの出力電流が変化する。

【0142】以上を考慮し、本実施例に関わる初期座標検出方法を具体的に説明する。

【0143】以下に、表示装置10上に於けるペン先15のY方向初期座標検出の詳細を説明する。

【0144】使用者がペン先15を図40に示す表示装置の位置に配置したとするとVPSRがHighになり、ゲート線駆動部3の出力が全てVOFFになり、Cs駆動部9が動作し始め、図27のSW12、SW13がオフ

し、その時バックライト11からG3S4、G3S6、G3S5を通して来る放射束に応じた出力電流がDFBに流れ、図12の光信号変換部34によって図12のようにDFBの出力電流に応じたVBが得られ、コンデンサ84と92にVBが保持される（但し、SW12、SW13はコンデンサ84、92にVBが書き込まれた後オフする）。その後図41に示すタイミングで突き上げ電圧が生じ、液晶層24の光学的変化によりフォトダイオードの出力電流が減少しVBが上昇すると図27のコンデンサ92、93、ダイオード94の動作から明らかな様に図47に示す様にオペアンプ95の出力も上昇し、オペアンプ95の出力がVREF3以上になるとコンパレータ96はVOFFを出力し、OR回路100の出力はHighになる。ペン先15が表示装置として接触しているのでVPSR=Highであり、結果として図47に示すタイミングでVYSTOP=Highになる。

【0145】VYSTOP=Highになるタイミングは、ペン先15が表示装置のY方向のどの位置にあるかによって左右される。なぜなら、生じる突き上げ電圧はCs線電圧が立ち上がることによって生じ、各Cs線のVONが立ち上がるタイミングは図36で明らかな様にSTV、CPVのタイミングによって決まっており、C1ならばSTVがHighになった後1CPVでVONが立ち上がり、C2ならば2CPVでVONが立ち上がり、C3ならば3CPVでVONが立ち上がり、CmならばmCPV（ここではCPVの立ち上がりエッジをSTVの立ち上がりから数え、m個目にVCm=VONになるが、その時間を意味する）でVONが立ち上がる。

【0146】図27に示したY方向初期座標検出部83は、図28に示す通り、tcount 期間カウントされたCPVの値を検出保持することができるので、ここでは104によって3CPV（QA=High、QB=High、QC=Low、QD=Low）がカウントされ、補正値をDYa3=Low、DYa2=Low、DYa1=Low、DYa0=Lowとすれば、DY03=Low、DY02=Low、DY01=High、DY00=High（十進数では3を意味する）となり、ペン先15の表示装置10上のY方向の座標が検出された。なお、本実施例で使用する液晶層24の応答速度は約50μsec程度と十分速いものであるとしている。

【0147】仮に液晶層24の応答速度が遅く104によって10CPV（QA=Low、QB=High、QC=Low、QD=High）がカウントされても補正値をDYa3=High、DYa2=Low、DYa1=Low、DYa0=High（Cs線数を15本としている）とすればDY03=Low、DY02=Low、DY01=High、DY00=High（十進数では3を意味する）となり、液晶層24の応答速度を補正する事が可能である。

【0148】以上によって、Y方向の初期座標（DY03

=Low、DY02=Low、DY01=High、DY00=High）が検出された。なお、本実施例ではTFTがオフした後、Cs線駆動部9により突き上げ電圧が生じるため画素電極に信号線電圧を書き込む際生じる表示装置10の輝度変化によって初期座標検出部が誤動作することなく、突き上げ電圧によって生じる表示装置10上の輝度変化のみを初期座標検出部が検出するので高精度な初期座標検出が実現されている。TFTがオフしてからCs線駆動部9が動作するまでの期間は、TN液晶で100μsec以上（より望ましくは1msec以上）、強誘電液晶や反強誘電液晶では5μsec以上（より望ましくは20μsec以上）とるのが望ましい。

【0149】DY3、DY2、DY1、DY0の値はペン先15がアレイ基板8の上から何番目のCs線で制御される画素電極（TFTを介して、アレイ基板8の上から何番目のゲート線で制御される画素電極）上にあるのかを示しており、ここではアレイ基板8の上から3番目（C3）のCs線で制御される画素電極上に位置していることを示している。DY3、DY2、DY1、DY0の値はペン先15がアレイ基板8の上から何番目のCs線で制御される画素電極上にあるのかを2進数で示しており、（DY3=Low、DY2=Low、DY1=Low、DY0=High）はペン先15がアレイ基板8の上から1番目のCs線で制御される画素電極上に位置していることを示し、（DX3=Low、DX2=Low、DX1=High、DX0=Low）はペン先15がアレイ基板8の上から2番目のCs線で制御される画素電極上に位置していることを示し、（DX3=Low、DX2=Low、DX1=High、DX0=High）はペン先15がアレイ基板8の上から3番目のCs線で制御される画素電極上に位置していることを示している。

【0150】この様にCs線駆動部9の動作とY方向初期座標検出部83の検出のタイミング（図47）からY方向の初期座標を検出することが可能である。

【0151】液晶層24の光学特性変化によって初期座標を検出する際（本実施例では突き上げ電圧によって液晶層24の光学特性変化を生じさせている）、正極性の信号線によって書き込まれ画素電極電圧がVDDである画素電極に突き上げ電圧が生じても図42に示す様な液晶層24の光学特性のため、初期座標検出用光センサーの受光面がその画素電極上からの光を支配的に受光したのでは、その画素電極上の光学特性変化が生じないため、初期座標検出が行えない。

【0152】本実施例では、初期座標検出用光センサーの受光面をX方向が最も長くなる様に配置した場合の受光面のX方向の長さ、図40に示した様に、1画素電極のX方向の長さよりも長く、画素電極図39に示した様に信号線駆動部2が隣合う信号線が常に逆極性になる様動作するため、X方向の隣合う画素電極も同様に常に

逆極性であり、初期座標検出用光センサーの受光面が、隣合う2つ以上の画素電極からの光を受光し、1つの画素電極からの光を支配的に受光することがないので（1つの画素電極からの光成分は99%以下で、最高でも80%以下が望ましい）、図41～図49に示した様に初期座標検出用光センサーの受光状態に変化が生じ、安定した初期座標が可能である。

【0153】また、信号線駆動部2が液晶層24を駆動する電圧を $V_{DD}=4V\sim 4V$ とし（図42で分かる通り透過率特性が飽和しない状態を維持する）、液晶層24の実力以下の低コントラスト状態で動作させていれば、画素電極電圧が何Vであっても突き上げ電圧より画素電極上の光学特性変化が生じる。

【0154】次に、表示装置10上に於けるペン先15のX方向初期座標検出について説明する。

【0155】 $V_{PSR}=High$ 、 $V_{YSTOP}=High$ になり、Y方向の初期座標（ $DY03=Low$ 、 $DY02=Low$ 、 $DY01=High$ 、 $DY00=High$ ）が検出されると、図36に示される様にCs線駆動部9の出力は一端V_{OFF}になりその後ハイインピーダンス状態になり、Cs線には直接電圧が供給されず図43に示す各画素容量（ C_{sig} 、 C_s 、 C_{cs} 等）によって電位が保たれる。

【0156】また、図1の排他的論理和回路120の出力は $High$ になり、 $SW1\sim SWn$ は全てオフする。さらに、図30に示すX駆動部4の動作から明らかな様に図31に示される様な信号線電圧が $S1\sim Sn$ に書き込まれていく。

【0157】ここで、以上の場合の画素電極電圧 V_{PG3S6} の変化を説明する。図48はCs線駆動部9の出力がハイインピーダンス状態で、 TFT が全てオフしている時の画素容量モデルを示しており（但し、 $C_{g,com}$ の影響は少ないと考えられるので以下では無視する）、図48の $G3S6$ と $S6$ 間の容量（ $C_{G3S6-S6}$ ）を計算すると以下の様になる。

【0158】 $C_{G3S6-S6}=C_{p,sig}+C_{gs}*C_{sig,g}/(C_{gs}+C_{sig,g})+C_s*C_{sig,cs}/(C_s+C_{sig,cs})$

従って、 $S6$ の電圧変化 ΔV_{S6} によって生じる V_{PG3S6} の電圧変化 ΔV_{PG3S6} は以下の様になる。

【0159】 $\Delta V_{PG3S6}=C_{G3S6-S6}/(C_{G3S6-S6}+CLC)*\Delta V_{S6}$

となる。具体的数値として、 $C_{p,sig}=0.01PF$ 、 $C_{gs}=0.02PF$ 、 $C_{sig,g}=0.05PF$ 、 $C_s=0.5PF$ 、 $CLC=0.4PF$ 、 $\Delta V_{S6}=25V$ 、 $C_{sig,cs}=0.2PF$ とすると、 $C_{G3S6-S6}=0.1PF$

$\Delta V_{PG3S6}=5.0V$

となる。

【0160】以上の結果より、図49（図49に於け

る、 $S6$ は信号線 $S6$ に印加される信号線電圧を示している）に示す V_{PG3S6} が得られるのは明らかであり（ V_{PG3S6} の $t=t4\sim t=t6$ の電圧変化分をX駆動部による突き上げ電圧と呼ぶ）、図41～図45で説明したフォトダイオードの出力電流変化が生じ、図32のX方向初期座標検出部82の動作から明らかなように、図49に示すオペアンプ127の出力及び V_{XSTOP} が得られる（但し、 $t=t4$ 時の V_{PG3S4} 、 V_{PG3S6} 、 V_{PG3S5} 及びフォトダイオードの受光面に入射する入射光の受光成分は $t=t1$ 時のそれと同等であり、 $t=t6$ 時のフォトダイオードの受光面に入射する入射光の受光成分は $t=t2$ 時のそれと同等である）。また、カウンタ141の動作から図49に示す141の出力 $QA=High$ 、 $QB=Low$ 、 $QC=Low$ 、 $QD=Low$ が得られ、補正 $DXa3=Low$ 、 $DXa2=Low$ 、 $DXa1=Low$ 、 $DXa0=Low$ （この補正値もY方向初期座標検出部83のそれと同様な使い方が可能である）とすれば、 $DX03=Low$ 、 $DX02=Low$ 、 $DX01=Low$ 、 $DX00=High$ が得られる。

【0161】但し、本実施例では、X駆動部4によって突き上げ電圧を発生させる前に図36のようにCs線をCs線駆動部から切り放しているため、突き上げ電圧が画素電極に生じ、生じた突き上げ電圧を維持しておくことが可能である。仮にCs線がCs線駆動部から切り放されていないければ、Cs線電位はCs線駆動部から供給される電位を維持しているため突き上げ電圧は画素電極に生じない。仮にCsのシート抵抗が高く、突き上げ電圧が生じてもCs線電位はいずれCs線駆動部から供給される電位に変化するため、生じた突き上げ電圧もその後Cs線電位に引っ張られてしまい所望する突き上げ電圧は生じない。

【0162】以上によって、X方向の初期座標（ $DX03=Low$ 、 $DX02=Low$ 、 $DX01=Low$ 、 $DX00=High$ ）が検出された。

【0163】 $DX3$ 、 $DX2$ 、 $DX1$ 、 $DX0$ の値はペン先15がアレイ基板8の左から何番目の信号線で制御される画素電極（ TFT を介して制御される）上にあるのかを示しており、本実施例に於ける図40から図49ではアレイ基板8の左から4～6番目（ $S4\sim S6$ ）の信号線で制御される画素電極上に位置していることを示している。

【0164】 $DX3$ 、 $DX2$ 、 $DX1$ 、 $DX0$ の値はペン先15がアレイ基板8の左から何番目の信号線で制御される画素電極（ TFT を介して制御される）上にあるのかを2進数で示しており、図30に示すX駆動部4の動作から明らかな様に $S1\sim S3$ 、 $S4\sim S6\cdots$ を同時に駆動しているので、（ $DX3=Low$ 、 $DX2=Low$ 、 $DX1=Low$ 、 $DX0=Low$ ）はペン先15がアレイ基板8の左から1～3番目の信号線で制御される画素電極（ TFT を介して制御される）上に位置していることを示し、（ D

X3=Low、DX2=Low、DX1=Low、DX0=High)はペン先15がアレイ基板8の左から4～6番目の信号線で制御される画素電極(TFTを介して制御される)上に位置していることを示し、(DX3=Low、DX2=Low、DX1=High、DX0=Low)はペン先15がアレイ基板8の左から7～9番目の信号線で制御される画素電極(TFTを介して制御される)上に位置していることを示している。

【0165】この様にX駆動部4の動作とX方向初期座標検出部82の検出のタイミング(図49)からX方向の初期座標を検出することが可能である。

【0166】X駆動部による突き上げ電圧は、Cs線電圧による突き上げ電圧と比較すると低く4分の1程度である。液晶層24の応答速度は印加電圧が高い方が早い。従って、本実施例の様にX駆動部で信号線にVONを順次供給する際VONを信号線に一端書き込むとVXSTOP=HighになるまでVONを信号線に印加するのが望ましくこれによって液晶層24の応答速度が遅くとも確実に液晶層24は応答する。

【0167】本実施例では、以上説明した様に表示装置のスイッチング素子(アレイ基板8のTFT)を全てオフした状態に於いて、Cs線と画素電極間のカップリング容量及び信号線と画素電極間のカップリング容量によって画素電極に生じる突き上げ電圧を利用し、その突き上げ電圧によって生じる表示装置の光学特性変化(輝度変化)を検出することによって、表示装置上のペンの座標を検出する。よって、TFTを介して画素電極に電圧を印加しその印加電圧によって生じる表示装置の光学特性変化を検出しないので、ペンの座標検出精度がTFTの製造ばらつきやTFTのオン抵抗ばらつき(温度や製造や設計ルール等によるばらつきをさす)に影響されず高精度な座標検出が可能であると同時に、TFTのオン抵抗による書き込み時間に影響されないでより高速な座標検出も可能である。

【0168】TFTにはオン抵抗(Rオン)が存在し、そのため画素電極にTFTを介して電圧を印加する場合、

$$\tau = R_{\text{オン}} \times C_{\text{画素}}$$

の時定数が存在し、一般にこれを書き込み時間と呼ぶ。但し、C画素は画素電極に存在する容量である。RオンはTFTのサイズに影響されるため当然製造ばらつきにも影響される(参考文献：辻他、IDY 93-65「a-Si TFT-LCDにおける書き込み時の簡易設計法の検討」、Analysis and Design of Analog Integrated Circuits Second Edition、Paul R. Gray、Robert G. Meyer)。当然、C画素の大きさにも製造ばらつきが存在しており、結果として、 τ には大きなばらつきが存在してしまう。

【0169】本実施例では、表示装置10に存在する容

量間の電荷再結合によって生じる突き上げ電圧によって、液晶層24に電圧を印加し、その際生じる液晶層24の光学特性変化からペン先15の表示装置10上の座標を検出することで、液晶層24に電圧を印加する際抵抗成分が限りなくゼロになるので、電圧をC画素に書き込む際、印加電圧の時定数を考慮する必要がなく、高速で高精度な座標検出が可能である。

【0170】また、本実施例では、VREF2、VREF3、VREF4、VREF5を任意に設定することが出来るため、突き上げ電圧によって生じる表示装置10の各画素電極上の輝度変化が白(透過率100%)から黒(透過率0%)又は黒から白に変化しなくても、VREF2、VREF3、VREF4、VREF5を適宜設定することで、表示装置10の各画素電極上の僅かな輝度変化が透過率100%から透過率98%の場合や透過率0%から透過率2%の様な場合で十分座標検出可能である。本実施例では、透過率が約10%変化すると座標検出できる様VREF2、VREF3、VREF4、VREF5を設定しているので、初期座標を検出する際、表示装置10の画質劣化が生じない。また、本実施例ではX駆動部4及びCs線駆動部9及びSW1-nをアレイ基板8と同一基板上に形成しているため(参考文献：井上他、EID91-125p59-p64、大島他、電子情報通信学会論文誌、C-Vol. J76-C-No. 5 pp27-pp234)、ペン入力一体型表示装置のより狭額縁化を実現している。

【0171】以上によって、ペン先15が表示装置10に接触した時のペン先15の10上での座標(Y方向初期座標とX方向初期座標)が検出された。

【0172】表示装置10が表示しているアイコンの座標を検出する場合など上述した座標検出方法のみで十分であるが、ペン入力装置には手書き文字入力(かたかな、ひらがな、漢字、ローマ字等)などを検出する要求なども強い。が、手書き文字入力の検出にはアイコンの座標を検出する場合と違って、ペン先15が表示装置10上で高速に移動するため、ペン入力装置がペン先15の座標を1秒間に検出する回数(検出周波数)を多く(高く)する必要がある。また、手書き文字入力の座標検出をする場合、検出される座標の画素電極上ではほとんどの場合、白が表示されている(本実施例の10は加法混色を使っているので、厳密には画素電極上では赤または青または緑が表示されている)(参考文献：日経BP社、フラットパネルディスプレイ1990～1995、日経BP社、日経マイクロデバイス1992年6月号)。これは、ノートに鉛筆で字を書くときや、印刷物を考えるとわかるが、通常、白字に黒の文字を書き込んでいる。

【0173】図50にブラックマトリクス29の透過率特性とブラックマトリクス29上のフォトダイオードの受光感度特性を考慮した受光成分を示す。

【0174】図50(a)はブラックマトリクス29

の透過率特性を示しており、横軸に波長を縦軸に最大透過率を100%と正規化した相対透過率を示している。図50(a)に示される様にブラックマトリックスは可視光線にたいし透過率0%である(参考文献:日経BP社、フラットパネルディスプレイ1990~1995、日経BP社、日経マイクロデバイス1990年1月号~1995年9月号)。したがって、図50(b)が示す様にブラックマトリックス29上にフォトダイオードがある場合相対入力は0である。なお、図50(b)の横軸は波長を縦軸にフォトダイオードの受光感度特性を考慮した場合の最大入力を100%と正規化したフォトダイオードの受光面に入射する放射束の相対入力を示す。

【0175】本実施例では図50に示したブラックマトリックス29の透過率特性と各着色層30の透過率特性(図44)の違いをフォトダイオードで検出することで、ペン先15が表示装置10上で移動した移動量を検出する。が、実際移動量を検出するだけでは不十分で、それがX方向の移動量なのかY方向の移動量なのかを識別できなければならない。より、厳密に言うなら、Xup方向の移動量なのかXdown方向の移動量なのか、Yup方向の移動量なのかYdown方向の移動量なのかを識別できなければならない。本実施例では、移動量及び移動方向を同時に検出する方式を発明したので以下に説明する。

【0176】図51は、本実施例に於いて、フォトダイオードが表示装置10から受光する様子とペン先15の移動量及び移動方向を同時に検出できる方式の基本概念を示すための図で、最初フォトダイオードアレイ17が図51(a)の様に配置しており、その後図51(b)の様にペン先15が移動したものとし、各着色層からは光が液晶層24の光透過率100%で光がくるものとする(つまり、表示装置10はラスタ白を表示している)。

【0177】また、図51に於いてブラックマトリックス下(上)には図示していないが、信号線、Cs線、ゲート線が配置されている。

【0178】図52(a)~(f)に、図51(a)に於ける各受光面の受光状態を示しており、横軸は各受光面の左端を0 μ mとし左端から右方向への距離を示し縦軸は最大照度を100%と正規化しブラックマトリックス29の照度を0%とし各着色層の最大照度を等しいとした場合の単位長さ当たりの相対照度を示している。図52(a)はA受光面の受光状態を示しており、ブラックマトリックス29上の相対照度が0%で各着色層上の相対照度が100%である。図52(b)、(c)はそれぞれB受光面の受光状態とC受光面の受光状態を示しており、受光状態は図52(a)と同様である。

【0179】図52(d)はD受光面の受光状態を示しており、D受光面がY方向(Cs線方向)に細長い形であるため、D受光面はブラックマトリックス29の相対

照度の影響より各着色層30の相対照度の影響の方を強く受けており、よって、相対照度は100%付近である。D受光面をよりCs線方向に細長くすれば相対照度はより100%に近づく。図52(e)(f)はそれぞれ受光面Eの受光状態とF受光面の受光状態を示しており、図52(d)と同様である。

【0180】図53(a)~(f)は、図51(b)に於ける各受光面の受光状態を示しており、横軸は各受光面の左端を0 μ mとし左端から右方向への距離を示し縦軸は最大照度を100%と正規化しブラックマトリックス29の照度を0%(実際ブラックマトリックス29から各受光面が受ける照度は0%である)とし各着色層の最大照度を等しいとした場合の単位長さ当たりの相対照度を示している。

【0181】この様に、表示装置10の表面には、表示装置10が本来持っている空間光学特性差が存在している。

【0182】図53(a)はA受光面の受光状態を示しており、図51(b)から明かな様にA受光面がX方向(信号線方向)に細長い形であるためX方向のブラックマトリックス29(信号線上のブラックマトリックス29)の相対照度の影響を受け安くなっているため、A受光面の相対照度はブラックマトリックス29の相対照度0%付近になっている。

【0183】B受光面及びC受光面が受ける相対照度は図51から明かな様に図52のそれとほぼ等しくなっている。

【0184】図53(D)はD受光面の受光状態を示しており、図51(b)から明かな様にD受光面がY方向(Cs線方向)に細長い形であるためY方向のブラックマトリックス29(Cs線上のブラックマトリックス29)の相対照度の影響を受け安くなっているため、D受光面の相対照度はブラックマトリックス29の相対照度0%付近になっている。E受光面及びF受光面は完全に着色層上に配置されているのでこれらの相対照度は100%である。

【0185】以上のことから次の結論が得られる。A受光面を有するフォトダイオード、B受光面を有するフォトダイオード、C受光面を有するフォトダイオードはX方向に細長い構造であるためY方向(Cs線方向)のブラックマトリックス29の影響は受けにくいX方向(信号線方向)のブラックマトリックス29の影響は受け易い。D受光面を有するフォトダイオード、E受光面を有するフォトダイオード、F受光面を有するフォトダイオードはY方向に細長い構造であるためY方向(Cs線方向)のブラックマトリックス29の影響は受け易いがX方向(信号線方向)のブラックマトリックス29の影響は受け難い。よって、各フォトダイオードはX方向のブラックマトリックス29とY方向のブラックマトリックス29を区別することが可能である。

【0186】また、X方向検出用の光センサーの受光面は、各受光面を各受光面のY方向が最も長くなる様に配置した時の各受光面のX方向の長さが図5に示す29のX方向長（29X）の2倍以下の長さになる様設計するのが望ましくより望ましくは29X以下の長さにするのが望ましい。

【0187】なぜなら、本実施例で使用したフォトダイオードや他のCCDなどの光センサーは受光面に入射する光エネルギーに応じて出力信号を発生する。したがって、受光面の面積に応じた出力信号が得られるため、検出しようとするブラックマトリックス29の29Xが上述したX方向の長さよりも短すぎると、マトリックスを横切るときの出力変化が少なく光センサーがブラックマトリックス29を検出出来なくなってしまう。本実施例では上述したX方向の長さが29Xの長さと同様以下になる様設計し、正常動作を確認した。

【0188】また、Y方向検出用の光センサーの受光面も同様に、各受光面を各受光面のX方向が最も長くなる様に配置した時の各受光面のY方向の長さが図5に示す29のY方向長（29Y）の2倍以下の長さになる様設計するのが望ましくより望ましくは29Y以下の長さにするのが望ましい。本実施例では上述したY方向の長さが29Yの長さと同様以下になる様設計し、正常動作を確認した。

【0189】図54（a）に本発明に於けるアレイ基板8の構造とブラックマトリックス29の配置を示す。

【0190】図54（a）、（b）、（c）に於いて点線はブラックマトリックス29を示している。ここで重要なことは図54（a）、（c）の様に、Cs線と画素電極の重なり部分をゲート線近傍に配置することである。なぜなら、Cs線はブラックマトリックス29と同様に一般に光を透過しないので、例えば図54（b）の様にCs線と画素電極の重なり部分とゲート線を離して配置したのではフォトダイオードがゲート線上にあるブラックマトリックス29によってその出力電流が変化したのか、Cs線によってその出力電流が変化したのか判別できず、ペン入力表示装置の誤動作を引き起こしてしまう。また、フォトダイオードの受光面はブラックマトリックス29より著しく大きくすることはできない。なぜなら、フォトダイオードの受光面はブラックマトリックス29に大きく影響されなければならないからである。したがって、図54（b）においてフォトダイオードの受光面の大きさはゲート線幅上のブラックマトリックス29の幅（又は、ゲート線幅）によって制限されることになり、つまりはゲート線幅によって制限されることになる。フォトダイオードの受光面を広くするためゲート線上のブラックマトリックス29の幅をただ大きくしたのでは、表示装置10の開口率低下を生じ消費電力増大を招く。本発明の様に図54（a）、（c）のアレイ基板構造にすることで、ゲート線及びCs線上のブラ

ックマトリックス29の幅を広くすることが出来てしかも表示装置10の開口率を損なわず（なぜなら、Cs線の位置がただ単に画素電極上ですれただけである）、フォトダイオードの受光面を広くすることが可能である。フォトダイオードの出力電流はその受光面の面積に比例しており、受光面積が大きいほどより多くの出力電流を流すことが出来るため、その出力電流変化を電圧変化に変換する図12の光信号変換部34がオペアンプ44のオフセット電流の影響及びバイアス電流の影響を受け誤動作しにくくなる。しかも42、45の抵抗値をより小さくすることが出来るため（オームの法則より、小さい抵抗値でもより大きい電流を流すことでより大きい電圧を得る）、光信号変換部34をより高速に動作させることが可能になり、より、高速なペン入力が可能になる。

【0191】以上まとめると、本実施例に於いて、図54（a）、（c）に示す様にゲート線近傍にCs線を配置してゲート線とCs線間に表示装置10の開口部がない（つまり、あるCs線とそのCs線に最も近いゲート線との間に開口部がない）様にブラックマトリックス29をゲート線及びCs線上に配置する様なアレイ構造にすることで、表示装置10の開口率を損なわず、ゲート線及びCs線上のブラックマトリックス29の幅を広くすることが出来るとともに、フォトダイオードがゲート線上にあるブラックマトリックス29によってその出力電流が変化したのか、Cs線によってその出力電流が変化したのか判別する必要もないので、より高精度でより低消費電力なペン入力装置を提供することが出来る。

【0192】以上のことを考慮し、本実施例に於いて、ペン先15が図55、図56、図57に示す様に移動した場合のその移動量の検出方法（移動量検出方法）を説明する。

【0193】 $t = t_8$ に於いて、ペン先は図55に示される様に配置している。その後 $t = t_9$ になり、図56に示される様な位置に移動し、その後 $t = t_{10}$ になり、図57に示される様な位置に移動する（ただし、その間の移動は最短距離で移動したものとする）。

【0194】図58に、上述した様にペン先が移動した時の各受光面が受ける相対照度を示す。

【0195】図58（a）～（f）の横軸は時間軸で、縦軸は表示装置の光透過率が100%で（図42参考）各フォトダイオードの受光面が図55の様に配置している時の各受光面が受ける照度を100%と正規化し各受光面全面がブラックマトリックス29にある時の照度を0%とした相対照度である。

【0196】図55に於ける各フォトダイオードの配置から、全てのフォトダイオード受光面に最大照度（100%）が入射されているのが解る。

【0197】その後ペン先15は、図56に示される位置に移動するため各フォトダイオード受光面はゲート線G4上（厳密にはG4及びC4上）のブラックマトリッ

クス29を横切る。その際A、B、C各受光面はX方向に細長い構造をしているため、ゲート線G4上のブラックマトリクス29の影響を大きく受けるため図58に示す様に、 $t=t8 \sim t=t9$ に於いて各相対照度が大きく低下している。一方、D、E、F各受光面はY方向に細長い構造をしているため、ゲート線G4上のブラックマトリクス29の影響を受けにくく図58に示す様に、 $t=t8 \sim t=t9$ に於いて各相対照度が僅かに低下している。

【0198】その後ペン先15は図57に示される位置に移動するため各フォトダイオード受光面は信号線S4、S3、S2上のブラックマトリクス29を横切る。その際D、E、F各受光面はY方向に細長い構造をしているため、信号線S4、S3、S2上のブラックマトリクス29の影響を大きく受けるため図58に示す様に、 $t=t9 \sim t=t10$ に於いて各相対照度が大きく低下している。一方、A、B、C各受光面はX方向に細長い構造をしているため、信号線S4、S3、S2上のブラックマトリクス29の影響を受けにくく図58に示す様に、 $t=t9 \sim t=t10$ に於いて各相対照度が僅かに低下している。図55と図56と図57から図58が得られるのは明らかである。

【0199】また、 $t=t8 \sim t=t9$ に於ける相対照度の変化において、B受光面の相対照度変化の次にA受光面、C受光面どちらの相対照度が変化するかは、ペン先15が表示装置10上でYup方向に移動しているかYdown方向に移動しているかによる。なぜなら図55に於いて、ゲート線G4上のブラックマトリクス29からC受光面が最も近くその次にB受光面が近くその次にA受光面が近いからであり、ゲート線G3上のブラックマトリクス29からA受光面が最も近くその次にB受光面が近くその次にC受光面が近いからである。よって、B受光面の相対照度変化の次にA受光面の相対照度が変化する場合は、ペン先15がYdown方向に移動している時であり、B受光面の相対照度変化の次にC受光面の相対照度が変化する場合は、ペン先15がYup方向に移動している時である。一方、 $t=t9 \sim t=t10$ に於ける相対照度の変化において、E受光面の相対照度変化の次にD受光面、F受光面どちらの相対照度が変化するかは、ペン先15が表示装置10上でXup方向に移動しているかXdown方向に移動しているかによる。なぜなら図56に於いて、ペン先15がXdown方向に移動する場合、D、E、F各受光面とD、E、F各受光面からXdown方向の最も近い各信号線までの距離は、各受光面毎に異なっており、F受光面が最も近く次にE受光面であり次にD受光面である。また同様に、ペン先15がXup方向に移動する場合、D、E、F各受光面とD、E、F各受光面からXup方向の最も近い各信号線までの距離は、各受光面毎に異なっており、D受光面が最も近く次にE受光面であり次にF受

光面である。従って、図56に於いて、ペン先がXdown方向に移動する場合まずF受光面の相対照度変化が起こり次にE受光面の相対照度変化が起こり次にD受光面の相対照度変化が起こるのである。同様に、ペン先がXup方向に移動する場合まずD受光面の相対照度変化が起こり次にE受光面の相対照度変化が起こり次にF受光面の相対照度変化が起こるのである。

【0200】この様に本実施例では、各フォトダイオードが表示装置10上に配置された時の各受光面の位置関係を次の様にしている。

【0201】上下方向(Yup、Ydown方向)を検出する各フォトダイオードの各受光面の位置関係を、各受光面と各受光面からYdown方向の最も近い各ゲート線までの距離を、各受光面毎に異なる様に配置し、同様に各受光面と各受光面からYup方向の最も近い各ゲート線までの距離を、各受光面毎に異なる様に配置する。

【0202】左右方向(Xup、Xdown方向)を検出する各フォトダイオードの各受光面の位置関係を、各受光面と各受光面からXdown方向の最も近い各信号線までの距離を、各受光面毎に異なる様に配置し、同様に各受光面と各受光面からXup方向の最も近い各信号線までの距離を、各受光面毎に異なる様に配置する。よって、本実施例では、各フォトダイオードからの電気信号のみでペン先15がXup方向とXdown方向(Yup方向とYdown方向)のどちらに移動しているかを検出することが出来るとともに、同一のフォトダイオード構成及び同一回路構成で(図18と図19参考)ペン先15がXup方向とXdown方向(Yup方向とYdown方向)のどちらに移動しているかを検出することが出来る。よって、本発明により、ペン入力表示装置の部品点数削減が可能になり、ペン入力表示装置の軽薄短小化が実現出来る。

【0203】図59(a)～(f)に、図58に示される様な各受光面の相対照度時間変化が生じた時の光信号変換部34の出力(VA～VF)の時間変化を示す。なお、図59(a)～(f)の横軸は時間軸であり縦軸は出力の最大値を100%、最小値を0%とした時の相対出力を示している。また、図59(a)～(f)に示される様にVREF1を設定すると、レベルシフト部49の動作から明らかな様に図60(a)～(f)に示すVA0、VB0、VC0、VD0、VE0、VF0が得られる。図60(a)～(f)に於いて横軸は時間軸であり、縦軸は電圧を示す。

【0204】図61に図60に示される様なVA0、VB0、VC0、VD0、VE0、VF0が得られた場合のシリアル信号発生部50(図18)の動作結果から得られる信号(VYdown、VYup)を示す。図18から明らかな様に図61の結果が得られる。

【0205】図62に図61に示される様な信号(VY

down、VYup) が得られた時に、図22の平行信号発生部51から得られる信号(DY13、DY12、DY11、DY10)と図34のY座標検出部39から得られる信号(DY3、DY2、DY1、DY0)を示す。

【0206】図63に図60に示される様なVA0、VB0、VC0、VD0、VE0、VF0が得られた場合のシリアル信号発生部(図19参考)の動作結果から得られる信号(VXdown、VXup、VXdown3、VXup3)を示す。図19から明らかな様に図63の結果が得られる。

【0207】図64に図63に示される様な信号(VXdown、VXup、VXdown3、VXup3)が得られた時に、平行信号発生部(図23)から得られる信号(DX13、DX12、DX11、DX10)とX座標検出部38から得られる信号(DX3、DX2、DX1、DX0)を示す。

【0208】なお、本実施例の図58及び図59に於いて、各受光面の相対照度変化が生じてからVA~VFの相対出力が変化するまでの時間は、ペン入力デバイス1が有する光センサーの応答速度に依存し、光センサーとしてフォトダイオードを使用した場合は約 $10\mu\text{sec}$ であり、フォトトランジスターを使用した場合は約 $30\mu\text{sec}$ である。従って、図5に於いて29のY方向長及び29のX方向長を $30\mu\text{m}$ 、1画素に於ける各着色層のY方向の長さを $270\mu\text{m}$ 、X方向の長さを $70\mu\text{m}$ とし、ペン先15が表示装置10上でX方向に1秒間にZ画素分(信号線上のブラックマトリックスZ本分)移動したものとする。このとき移動した距離は、 $100\mu\text{m} \times Z$

となり、 $30\mu\text{m}$ を移動するのに要した時間 $t(30)$ は、

$$t(30) = 0.3 / Z [\text{秒}]$$

となる。従って、本実施例に於いて画素数で表された1秒間に検出可能な移動量Zは、光センサーがブラックマトリックス29を検出出来るか否かによるので、Zは以下の様になる。

$$\begin{aligned} \text{【0209】 } t(30) &> 30\mu\text{m} \\ Z &< 10000 \end{aligned}$$

(但し、フォトトランジスターを使用した)

よって、本発明に係わるペン入力一体型表示装置が使用者が正常な目的で使っている限り、移動量の検出に於いて、時間分解能が足りないというような不具合は生じず、本発明によって、高時間分解能を備えたペン入力一体型表示装置が提供できる。

【0210】以上によって、ペン先15が表示装置10上に配置され移動した場合のペン先15の座標が以下の様に検出された。

【0211】 $t = t1$ ・ペン先が図40の様に配置される。

【0212】 $t = t2$ ・Y方向の初期座標を検出。

【0213】DY03 = Low、DY02 = Low、DY01 = High、DY00 = High

移動量が無いので、初期座標がY座標となる。

【0214】 $t = t6$ ・X方向の初期座標を検出。

【0215】DX03 = Low、DX02 = Low、DX01 = Low、DX00 = High

移動量が無いので、初期座標がX座標となる。

【0216】座標DY3 = Low、DY2 = Low、DY1 = High、DY0 = High

DX3 = Low、DX2 = Low、DX1 = Low、DX0 = High

が検出され、コントロール部7は、DX、DYを受けそれに応じたVDを出力。検出された座標が表示装置に出力(黒表示となる)される。

【0217】 $t = t9$ ・Y方向の移動量を検出。

【0218】Y座標は、DY3 = Low、DY2 = High、DY1 = Low、DY0 = Low

X方向の移動量は無し。

【0219】座標DY3 = Low、DY2 = High、DY1 = Low、DY0 = Low

DX3 = Low、DX2 = Low、DX1 = Low、DX0 = High

が検出され、コントロール部7は、DX、DYを受けそれに応じたVDを出力。検出された座標が表示装置に出力(黒表示となる)される。

【0220】 $t = t10$ ・X方向の移動量を検出。

【0221】X座標は、DX3 = Low、DX2 = Low、DX1 = Low、DX0 = Low

Y方向の移動量は無し。

【0222】座標DY3 = Low、DY2 = High、DY1 = Low、DY0 = Low

DX3 = Low、DX2 = Low、DX1 = Low、DX0 = Low

が検出され、コントロール部7は、DX、DYを受けそれに応じたVDを出力。検出された座標が表示装置に出力(黒表示となる)される。

【0223】以上説明したように、本発明の第1実施例によれば、表示装置10上に於いてペン先15が移動した移動量を、表示装置10の着色層30とブラックマトリックス29の透過率差によって生じる表示装置表面の光学特性差によって検出し、ペン先15が表示装置10に配置された際の初期座標を、アレイ基板8の信号線及びCs線を駆動した時に表示装置10の画素電極に生じる突き上げ電圧によって検出できるので、表示装置10の背後もしくは前面にペン先15の座標検出用タブレットを設ける必要が無いとともに、ペン先15の移動量をペン入力デバイス1が有する光センサーによって瞬時に検出でき、初期座標をTFTの製造ばらつきに影響されることなく検出できる。

【0224】この結果、高精度及び高時間分解能なペン

1100はペン入力表示装置であり、第1実施例で説明したペン入力表示装置1000（図1参照）と基本的に同一の構成であるが、第1実施例のX及びY座標が各々4ビットで構成されたのに対し、この第3の実施例で用いられるペン入力表示装置のX及びY座標はより実際の6ビットで各々構成されている。図69のDX及びDYはペン入力表示装置1100のX及びY座標出力である。

【0238】図69に於いて、170はDX、DY信号から、検出ペンがペン入力状態に於いて表示装置上で移動した速度（移動速度）を検出するペンスピード検出部であり、DSは検出ペンの移動速度を示す。171はDX、DYから、検出ペンがペン入力状態に於いて表示装置上で移動した移動ベクトルとその変化であるベクトル変化を検出するベクトル変化検出部であり、DXVはX方向の移動ベクトルを示しDYVはY方向の移動ベクトルを示し、DXVとDYVで検出ペンの表示装置10'上での移動ベクトル（単にベクトルとも呼ぶ）を示す。また、VVは移動ベクトルのベクトル変化を示す。172は170及び171からの信号に基づいてペン入力表示装置1100からの信号を補正して、検出ペンの表示装置上での位置を示す補正された信号DYC、DXCをペン入力表示装置1100に出力する補正部である。これらの詳細も後程説明する。

【0239】図70に表示装置10'の各画素を示すデジタル信号DX（DX6、DX5、DX4、DX3、DX2、DX1）、DY（DY6、DY5、DY4、DY3、DY2、DY1）を示す。図70に於いて、1番左上の画素の座標をDX、DYで示すとDX＝（0、0、0、0、0、1）、DY＝（0、0、0、0、0、1）となる。一番右上の座標をDX、DYで示すとDX＝（1、1、1、1、1、1）、DY＝（0、0、0、0、0、1）となる。一番左下の画素の座標をDX、DYで示すとDX＝（0、0、0、0、0、1）、DY＝（1、1、1、1、1、1）となる。一番右下の座標をDX、DYで示すとDX＝（1、1、1、1、1、1）、DY＝（1、1、1、1、1、1）となる。他の画素についても同様な順序でデジタル信号が対応してある。なお、本実施例ではX方向Y方向とも64画素の表示装置であるので、前述したようにDX及びDYとも図70に示される6ビットのデジタル信号で表現される。なお、表示装置10'の画素サイズは300μm×300μmである。

【0240】以上の構成のペン入力表示装置に於いて、図71に示す様に「1」を手書き入力する。図72に示すように、一般に（本実施例を含む）ペン入力表示装置の表面は紙などと異なり滑らかで滑りやすく、その上、ペン入力表示装置の表面は何度も手書き入力しなくてはならないため、ペン入力表示装置に使用する検出ペンのペン先を尖らすことができず、より滑りやすくなっている。従って手書きで文字を入力するような場合、ぎこち

ない書体となることがある。これは、表示装置10'が高精細になる程より大きな問題になる。よって、本実施例におけるペンスピード検出部170、ベクトル変化検出部171、補正部172が無い場合、「1」を入力したつもりでも、図73に示す様な「1」が入力され表示される。図73に於いて、各格子は表示装置10'の1画素を示しており、黒色で表示された画素はペン入力によって選択された画素を示しており、各画素とデジタル信号DX、DYの関係は図70で示した通りである。ここで、図73のように得られた座標デジタル信号DX、DYを分析する。

【0241】図74に、図73の場合に得られたデジタル信号DX、DYと時間との関係を示す。図74における検出時間とは、手書き入力開始からどれほど時間が経過したかを示し、0msecは手書き入力開始された時を示しており、図74で示された検出時間間隔（1msec）は、ペン入力表示装置の座標検出における時間分解能（参考文献：情報処理学会論文誌Mar. 19204Vol. 29No. 3「手書き編集記号を用いたオンライン文字図形編集法」児島他）を示している。なお、本実施例において検出時間間隔は表示装置の精細度にもよるが、1画素のペン座標データ（DX、DY）を2回以上検出できる程短いことが望ましく、より望ましくは3回上であり、その値は適宜変更可能である。

【0242】図75にペンスピード検出部170の構成を示す。図75の173、174、176、177、186、187はDタイプフリップフロップであり本実施例ではTC74HC574を使用した。181はブッファであり182、183、192はインバーターであり、175、178はコンパレータであり本実施例ではTC74HC6204を使用した。179は非論理回路であり、180は論理積回路であり、184、185はカウンタであり本実施例ではTC74HC161を使用した。188は2チャンネルマルチプレクサであり例えばTC74HC4053で構成してもよい。189は乗算回路であり、例えば参考文献「デジタルシステムの設計 CQ出版社 猪飼ノ本多共著」に示される回路構成で良い。なお、インバータ192はバッファ181に比べ動作速度が速い。

【0243】図76にベクトル変化検出部171の構成を示す。190はベクトル検出部であり、デジタルデータDX、DYから検出ペンの移動ベクトルを検出しアナログ信号であるDXV、DYVを出力する回路であり、191はベクトル比較部でありDXV、DYVから移動ベクトル変化を示すデジタル信号VVを出力する回路であり、VVがHighの時移動ベクトルが変化したことを示し、Lowの時移動ベクトルの変化は無い。

【0244】図77に図73に対応した検出ペンの移動ベクトル方向の定義を示す。図77におけるV1～V8の矢印は検出ペンのペン先が図73上でその矢印方向の

移動ベクトル方向に移動していることを示すための矢印であり、V9はペン先が静止していることを示したものである。

【0245】図78はDXV, DYV信号と移動ベクトル方向の関係を示した図である。なお、DXV, DYV信号は3レベル(High, Middle, Low)のアナログ信号である。

【0246】ペンスピード検出部170の動作から図79に示される結果が得られる。Dフリップフロップ173及び176によって半クロック遅れたDX, DYが得られ、Dフリップフロップ174, 177によって1クロック遅れたDX, DYが得られる。コンパレータ175及び178によってDフリップフロップ173と174の出力及びDフリップフロップ176と177の出力が比較され、同じ値であればLowが異なった値であればHighが出力される。184, 185ではコンパレータ175及び178からHighが出力された後次ぎのHighが出力されるまでの期間のCLK1のクロック数をカウントし出力する。186, 187は184, 185の出力を192の出力をクロックとして取り込み保持する。図79に186, 187の出力を10進数で示す。実際に得られる値は複数ビットによる2進数で示されるのだが、説明が複雑になるため以下では10進数を使って示す。186, 187の出力は検出ペンの移動速度を示しており、186, 187の出力が4であれば1画素をペン先が横切るのに4クロック要したことになる。よって、本実施例に於いて1画素サイズが $300\mu\text{m} \times 300\mu\text{m}$ であるので、移動速度は $300\mu\text{m}/$

(4T)となる。なお、TはCLK1の周期を示す。1画素は長方形や正方形の形をしているため1画素をペン先がどの様に横切るかで1画素を横切る距離が異なる。本実施例では1画素は正方形であるため、V1, V3, V5, V7方向に移動する場合1画素を横切る距離は $300\mu\text{m}$ であり、V2, V4, V6, V8方向に移動する場合1画素を横切る距離は $140\mu\text{m}$ である。よって、本実施例では188を使ってペン先がどの方向に移動したかによって、186, 187に重みづけする値を変えている。188は180の出力がHighの時ch1を選択し、180の出力がLowの時ch2を選択する。180がHighになる時ペン先はV2, V4, V6, V8方向に移動している。本実施例ではch1とch2の比を $\text{ch1}/\text{ch2}=1.4$ (10進数で示している)に近くなる様設定しており、189の乗算回路で186, 187の出力に重みづけしている。乗算回路189の出力を図79に示す。本実施例では以上の方式で移動速度を検出しているので画素の形状に依存しない正確な移動速度を検出できるとともに図75に示す様に簡単な回路構成で移動速度を検出可能である。なお、1画素のサイズが $100\mu\text{m} \times 33\mu\text{m}$ の様に長方形の場合も本実施例と同様に1画素の形状に応じて得られた検出

ペンの移動速度に重みづけすることでより正確な移動速度が得られる。

【0247】ベクトル検出部190から図79に示す移動ベクトル方向が得られ、ベクトル比較部191によって図79に示すVVが得られる。ベクトル比較部191はDXV, DYVを受け、ベクトルが変化した際にHighを出力する。なお、ベクトルがV9の時は前ベクトルでペン先が移動しているものとし、ベクトル比較部191ではV9を前ベクトルに置き換え処理を行う。ベクトル比較部191は検出時間4msecで検出されたベクトルをV5として扱い検出時間5msec~9msecで検出されたベクトルをV5として扱い検出時間10msecで検出されたベクトルをV3として取り扱い、ベクトル変化が生じた時図79に示される様にHighを出力する。他も同様である。

【0248】図80に補正部172の構成を示す。図80の位相調整部192は、入力された信号を処理しやすくするため図81の様に位相調整する。なお、Ds', VV', DXV', DYV', DX', DY'は192によって位相調整されたDs, VV, DXV, DYV, DX, DYである。変換部193は、DX', DY'から削除するデータを選択する方法は以下の通りである。

【0249】(1) Ds' から得られる移動速度が増加しているにも係らず移動ベクトルに変化が生じた場合(VV' = High)、そのDX', DY' データを無効とし削除する。”

(2) 削除する直前の移動速度及び移動ベクトル(DXV', DYV')と削除後の移動速度及び移動ベクトルを比較し、削除後の移動ベクトルと削除直前の移動ベクトルが同じであるかもしくは削除後の移動速度が削除直前の移動速度よりも遅ければそのDX', DY' データを有効と判断し取り込む。

【0250】以上によって得られたDXC', DYC'を図81に示す。

【0251】よって、誤入力データである $DX=(0, 1, 0, 0, 0, 0)$, $DY=(0, 0, 1, 1, 0, 1)$ が削除されたが、正常入力データである $DX=(0, 0, 1, 1, 1, 1)$, $DY=(0, 0, 1, 1, 1, 0)$ も削除されてしまった。本実施例ではこの様な問題を解決するため補間部194でこの表示上の不具合を解消するため、 $DX=(0, 0, 1, 1, 1, 1)$, $DY=(0, 0, 1, 1, 0, 1)$ と $DX=(0, 0, 1, 1, 1, 1)$, $DY=(0, 0, 1, 1, 1, 1)$ 間を線形補間するデータを作成しこれをDXC', DYC'に重ねあわせる。これによって得られるDXC, DYCデータを図81に示す。Dxm, DYmは線形補間されたデータであり、 $Dxm=(0, 0, 1, 1, 1, 1)$, $DYm=(0, 0, 1, 1, 1, 0)$ である。なお、線形補間とは図82に示す通り、線のぬけた部分を最少距離でつなぎ不具合を修正するもの

である。

【0252】次に本発明による第4実施例を説明する。図83は第4実施例に係るペン入力表示装置の構成を示す。本実施例と前述の第3実施例で異なる点は、ペン入力表示装置に抵抗皮膜タブレットを使用していることである。

【0253】図83に於いて、195は抵抗膜を示し、196は抵抗膜を示し、197は抵抗膜195上に配置された導電層を示し、198は抵抗膜195上に配置された導電層を示し、5は抵抗膜196上に配置された導電層を示し、200は抵抗膜196上に配置された導電層を示し、SW1及びSW2はCNT1で制御されるスイッチであり、SW3及びSW4はCNT2で制御されるスイッチであり、204は一定電圧を各抵抗膜に供給する電圧源であり5Vを供給している。インピーダンス変換部202は導電層198及び導電層6からアナログの電気信号で検出ペン205の表示装置10'上での位置を示しているX方向信号とY方向信号を、インピーダンス変換した後X'、Y'として出力するインピーダンス変換部であり、203はアナログ信号であるX'、Y'をそれぞれDX、DYのデジタル信号に変換するA/D変換部である。以上説明した各構成要素の動作は後程詳細に説明するが、これらの参考文献として「東芝レビュー1994Vol. 49No. 12」などがある。なお、移動ベクトル方向(X方向、Y方向)の定義は図83に示す通りである。

【0254】図84に本実施例におけるペン座標検出の原理を示す。図84(a)は195と196の抵抗膜で形成されるタブレットの断面図を示しており、13は非ペン入力状態時に抵抗膜195と196を非接触させておくためのスペーサである。この様に、抵抗膜195と196に検出ペンが圧力を加えてないと抵抗膜195と196は非接触状態を保っている。

【0255】図84(b)は、抵抗膜195と196に検出ペン205が圧力を加えている状態を示す図であり、この様に検出ペン205からの圧力が加えられると抵抗膜195と196は接触状態になる。また、検出ペン205から圧力が加えられている箇所を対抗電極207とし、図84(c)に示す様に導電層197と対抗電極207との間の抵抗をR15とし、導電層198と対抗電極207の間の抵抗をR16とし、導電層199と対抗電極207の間の抵抗をR19とし、200と検出ペン205の間の抵抗をR20とする。なお、195と196の抵抗膜にはある一定のシート抵抗が存在するが導電層197、198、199、200ではこのシート抵抗が無視できる程小さい。

【0256】図85にインピーダンス変換部202の構成を示す。図85の208及び209はオペアンプであり、いわゆるボルテージフォロワーとして使われており、入力信号をインピーダンス変換し出力する。図86

にSW1～SW4の制御を示す。CNT1がHighレベル時SW1、SW2はオン状態であり、CNT1がLowレベル時SW1、SW2はオフ状態である。CNT2がHighレベル時SW3、SW4はオン状態であり、CNT2がLowレベル時SW3、SW4はオフ状態である。CNT1及びCNT2は常に両方が逆位相で駆動されている。

【0257】図87に、図84(c)の場合の等価回路を示す。図87(a)はCNT1=High、CNT2=Lowの場合の等価回路を示しており、導電層199及び6に電圧が印加されておらず導電層197に0Vが198に5Vが印加されている。従って、6の電圧は $5 * R15 / (R15 + R16)$ となるため $X' = 5 * R15 / (R15 + R16)$ である。つまり、検出ペンのX方向の位置14がアナログ信号X'として検出された。

【0258】図87(b)はCNT1=Low、CNT2=Highの場合の等価回路を示しており、導電層197及び198に電圧が印加されておらず導電層199に0Vが6に5Vが印加されている。従って、200の電圧は5Vとなるため $X' = 5V$ である。本実施例では、 $X' = 5V$ の場合これをペンのX方向の位置を示すアナログ信号として取り扱わない。

【0259】図88に、図84(c)の場合の等価回路を示す。図88(a)はCNT1=High、CNT2=Lowの場合の等価回路を示しており、導電層199及び6に電圧が印加されておらず導電層197に0Vが198に5Vが印加されている。従って、198の電圧は5Vであり、 $Y' = 5V$ となる。本実施例では、 $Y' = 5V$ の場合これをペンのY方向の位置を示すアナログ信号として取り扱わない。

【0260】図88(b)はCNT1=Low、CNT2=Highの場合の等価回路を示しており、導電層197及び198に電圧が印加されておらず導電層199に0Vが200に5Vが印加されている。従って、6の電圧は5Vとなるため $Y' = 5 * R19 / (R19 + R20)$ である。つまり、検出ペンのY方向の位置14がアナログ信号Y'として検出された。

【0261】以上の様に、本実施例では以下に示す通りペンの位置を検出し、

CNT1=High、CNT2=Lowの場合
検出ペンのX方向の位置をアナログ信号として検出する
CNT196=High、CNT1=Lowの場合
検出ペンのY方向の位置をアナログ信号として検出する
得られたアナログ信号をA/D変換部203によってデジタル信号DX、DYに変換する。デジタル信号DX、DYは図83のペンスピード検出部170、ベクトル変化検出部171及び補正部172に出力され、前述したように補正される。

【0262】以上の通り、本発明によって、人間工学上

誤入力であるデータを削除した使用者の意図にそったペン入力を実現可能であるペン入力表示装置が実現された。また、本実施例では1画素移動毎に移動速度及び移動ベクトルを検出しているのでよりすばらしい筆跡の手書き入力が可能となった。なお、本発明は抵抗薄膜タブレットを利用したペン入力表示装置以外の例えば、電磁誘導タブレットを利用したペン入力表示装置（参考文献：東芝レビュー1994Vol. 49No. 12、日経BP社フラットパネルディスプレイ'93、日経BP社MATERIALS&TECHNOLOGY93. 8）や静電結合タブレットを利用したペン入力表示装置（参考文献：東芝レビュー1994Vol. 49No. 12、日経BP社フラットパネルディスプレイ'93、日経BP社MATERIALS&TECHNOLOGY93. 8）や、その他のペン入力表示装置（特開平4-283819、特開平4-299727、特開平5-127823、特開平5-1520480、特開平4-343387、特開平5-189126、特開平5-197487、特開昭62-92021、特開昭63-293623）などに利用でき、それ以外のペン入力表示装置にも利用できる。

【0263】次に本発明による第5の実施例を説明する。

【0264】上記従来のアクティブマトリクス型表示装置を使ったペン入力表示装置ではアクティブ素子に電圧を供給する信号線やゲート線が開口率向上及び高精細化のため近年ますます微細加工されるようになっており（参考文献：日経BP社 フラットパネルディスプレイ1991～1995）、このため、検出ペンと各電極線間の結合容量が小さくなり結果として検出電圧が小さくなり正確な座標検出が困難になっている。図100にそのことを示す。

【0265】図100の400はアレイ基板であり、401は400上に配置されたシリコン酸化膜であり、402は400上に配置されたCs線であり、403は400上に配置されたゲート線であり、404は400上に配置された信号線であり、405は400上に配置された画素電極であり、409は400の対向に配置された対向基板であり、406は400と対抗基板409の間に注入された液晶層であり、408は対抗基板409上に配置された着色層であり、407は対抗基板409上に配置された対向電極である。400～409でアクティブマトリクス型表示装置を構成している。310は検出ペンのペン先を示し、Cpgはペン先310とゲート線403の結合容量を示し、Cpsはペン先310と信号線404の結合容量を示し、CLはペン先310とGND間（ここではACグラウンドを意味する）の容量を示し、Vpはペン先に生じる検出電圧を示す。ゲート線に生じる電圧変化をΔVg、信号線に生じる電圧変化をΔVsとし検出電圧Vpの初期条件を0Vとする

と、ペン先に生じる検出電圧Vpは近似的に以下の式で示される。

【0266】

$$V_p = \Delta V_g * C_{pg} / (C_{pg} + CL)$$

$$V_p = \Delta V_s * C_{ps} / (C_{ps} + CL)$$

よって、Cpg (Cps) 又はΔVg (ΔVs) を大きくすることで検出電圧Vpを大きくすることが可能であるが、ΔVg (ΔVs) はアクティブ素子の耐圧のため極端に大きくすることが出来ず、酸化膜401の膜厚が3500オングストローム程度であれば45V程度が信頼性上望ましい。Cpg (Cps) の値は最も単純な式で以下のように示される。

【0267】

$$C_{pg} \propto \epsilon_0 * \epsilon_g * G_{haba} / d_g$$

$$C_{ps} \propto \epsilon_0 * \epsilon_g * S_{haba} / d_g$$

ε0：真空の誘電率

εg：ガラスの非誘電率

Ghaba：ゲート線幅

Shaba：信号線幅

dg：ガラスの厚み

Cpg (Cps) を大きくするには、εg, Ghaba, Shabaを大きくするかdgを小さくしなくてはならない。が、εgは材料の基本的性質であるため極端に大きくすることなど望めず、dgを小さくしすぎではガラス破損やたわみが生じてアクティブ素子をアレイ基板400上に均一に作れなくなってしまうため、dgとしては0.3mm～1.1mmが望ましい。唯一変更可能な要素なのがGhaba, Shabaであるが、これは上述した通り近年ますます微細化されている。なお、ここで述べているゲート線幅及び信号線幅を図101に示す。図101はアクティブマトリクス型表示装置を真上から見た図である。

【0268】したがって、信号線又はゲート線と検出ペンの結合容量が小さくなり検出ペンで検出する検出電圧が小さくなり、高精細で高開口率なアクティブマトリクス型表示装置ではバックライトや他からのノイズのため正確な座標検出が不可能である。

【0269】本実施例は、上記事情を考慮してなされたものであり、ペン入力表示装置のより正確でしかも細かい筆跡がかつすばやい手書き入力でも見栄えの良い手書き入力ができることを目的とする。以下、本発明による第5実施例を詳細に説明する。

【0270】図89に本発明の実施例1に係るペン入力表示装置を示す。図89に於いて、301はTFT基板（アレイ基板）でありこれに信号線（S1～S5）、ゲート線（G1～G4）、Cs線（Cs1～Cs4）、TFT、画素電極が配置されている。302は対向基板であり、303は対向基板に配置された対向電極であり、304はTFT基板301に配置された信号線に信号線電圧を印加する信号線駆動回路であり、305はTFT

基板301に配置されたゲート線にゲート線電圧を印加するゲート線駆動回路である。301～309でTFT-LCD（以下では単に表示装置と呼ぶ）を構成しておりこれらの参考文献として例えば「日経BP社フラットパネルディスプレイ1991～1995」などがある。306はX駆動回路であり、307はCs線にCs線駆動電圧を供給するCs駆動回路であり、これらの具体的な構成例は後程示す。308は電源部であり、各回路部に必要な電圧を供給している。309は制御部であり、各駆動部を正常に動作させるための各種信号を各駆動部に供給しており、信号線駆動回路304にはESをゲート線駆動回路305にはEGをX駆動回路306にはEXをCs駆動回路307にはECを、スイッチsws1～sws5にはCNTSを、スイッチswg1～swg4にはCNTgを、スイッチswx1～swx5にはCNTxを、スイッチswc1～swc4にはCNTcを供給している。また、制御部309は検出ペン310に必要な信号を供給するとともに、310から検出ペンの座標検出に必要な信号を供給されている。EG、ES、EC、EXはそれぞれデータバスラインを示しており、各種制御信号がこれらにそれぞれ含まれている。また、スイッチsws1～sws5はCNTSでオンオフ制御されるスイッチであり、スイッチswg1～swg4はCNTgでオンオフ制御されるスイッチであり、スイッチswx1～swx5はCNTxでオンオフ制御されるスイッチであり、スイッチswc1～swc4はCNTcでオンオフ制御されるスイッチである。swcomはCNTcomでオンオフ制御されるスイッチであり、このスイッチを通し電圧Vcomが2に供給される。500は対抗電極303に対向電極電圧Vcomを供給する対向電極駆動回路である。310はTFT基板301から供給される検出電圧（図100のVpにあたる）を検出するもので、第5実施例に係るペン入力表示装置では検出電圧の発生タイミングによって310のTFT基板301上での位置（ペン座標）を検出する。なお、X方向とY方向を図89に示す通り定義する。

【0271】図90に各スイッチの動作タイミングを示す。本実施例に係るペン入力表示装置では1フレーム中の垂直ブランキング期間中にペン座標検出を行う。表示期間中はswg1～swg4、sws1～sws5、swc1～swc4、swcomはオンし、swx1～swx5はオフしている。よって、画像信号に応じた信号線電圧が信号線駆動回路304から画素電極にTFTを通し供給される。この時X駆動回路306からの電圧はswx1～swx5がオフしているので表示装置の画像に影響しない。表示装置が表示期間から垂直ブランキング期間に移りX方向ペン座標検出期間になるとswx1～swx5はオフからオン状態になり、他のスイッチはオフ状態になる。Y方向ペン座標検出期間に入るとswc1～swc4はオン状態になり他はオフ状態になる。

【0272】図91にX駆動回路6の構成を示す。X駆動回路306は311～315のDフリップフロップから成り、311～315はCLKをクロック、STHXをスタートパルスとしいわゆるシフトレジスタを構成している。

【0273】図92にCs駆動回路307の構成を示す。Cs駆動回路307は316～319のDフリップフロップから成り、316～319はCLKをクロック、STHCSをスタートパルスとするいわゆるシフトレジスタを構成している。

【0274】図93にX駆動回路306、Cs駆動回路307の動作を示す。STHXは表示装置がX方向ペン座標検出期間になると1CLK分VHになり、VX1～VX5が順次VHになる。ただし、VX1～VX5はそれぞれX1～X5の印加電圧を示し、VC1～VC4はそれぞれC1～C4の印加電圧を示す。STHCSは表示装置がY方向ペン座標検出期間になると1CLK分VHになり、VC1～VC5が順次VHになる。また、VXT、VYTは制御部9の内部信号で、VXTはX方向ペン座標検出期間時にHighレベルで他の期間はLowレベルである。VYTはY方向ペン座標検出期間時にHighレベルで他の期間はLowレベルである。以上の動作は図91及び図92から明らかである。

【0275】図94（a）に検出ペン310が表示装置のS14及びCS13上近傍に配置されている図を示す。また、この時の断面図を図94（b）、図94（c）に示す。図94（b）、図94（c）に示す通り、ペン先310と表示装置の各電極間及び各電極間には結合容量が存在しており、cpsはゲート線とペン先310との結合容量を、cpsは信号線とペン先310との結合容量を、csgは信号線とゲート線との結合容量を、cscは信号線とCs線との結合容量を、csは画素電極とCs線との結合容量を、cpcはCs線とペン先310との結合容量を、cplcは画素電極とペン先310との結合容量を、cgsはゲート線と画素電極との結合容量を、clcは着色層407と画素電極との結合容量を、cscmは信号線と着色層407との結合容量をそれぞれ示している。但し、図94（b）、図94（c）に示している各結合容量は結合容量を形成する電極間から直接結合されている結合容量を示し、他の電極を通して生じる結合容量は含まれない。例えばペン先310と信号線404の電極のみ考慮した場合、ペン先310と信号線404の結合容量は図94（b）に示すcpsであるが、実際はCs線等の他の電極が表示装置には存在しており、これらに一定のバイアス電圧が印加されず電荷の出し入れが出来ない場合これらの電極を通した結合容量がペン先310と信号線404間に生じる。なお、図94（b）、（c）に示す各結合容量は、信号線一本とペン先310との結合容量を、Cs線一本とペン先310との結合容量を、ゲート線一本とペン先

310との結合容量を、1画素電極とペン先310との結合容量を、信号線一本と対向電極との結合容量を、Cs線一本と対向電極との結合容量を、ゲート線一本と対向電極との結合容量を、1画素電極と対向電極との結合容量をそれぞれ示している。

【0276】また、本実施例に於いて、表示装置が表示期間から垂直ブランキング期間になった際でX1がVLからVHになる直前に於いて、信号線駆動回路304及びゲート線駆動回路305、Cs駆動回路307は全信号線及び全ゲート線、全Cs線にVLを供給する。この様にすることで表示期間から垂直ブランキング期間に移った際、TFTは確実にすべてオフし信号線に信号線電圧を供給する供給源が信号線駆動回路304からX駆動回路306に変わっても信号線電圧がVL一定に保たれているので、信号線、ゲート線、Cs線、画素電極等に

$$V_p = \Delta V_s * C_{p\text{total}} / (C_{p\text{total}} + C_L) \quad \dots (5)$$

$$V_p = \Delta V_{cs} * C_{p\text{total}} / (C_{p\text{total}} + C_L) \quad \dots (6)$$

X駆動回路306及びCs駆動回路307を駆動することによって生じる検出電圧は図95の通りである。検出ペン310のペン先が位置している画素電極に係っている信号線及びCs線に電圧変化が生じると図95に示される通り検出電圧にも電圧変化が生じる。

【0280】図96に検出電圧に生じる電圧変化のタイミングから検出ペンの位置座標を求める制御部9の内部機能を示す。図96の320はVpを扱い易いデジタルパルス信号に変換する波形補正回路であり、321、322はクリア機能付きカウンタであり例えば74HC163等で良い。323、324はフリップフロップでありカウンタ321、322の出力を記憶保持する。図96に示す制御部309の動作を図97に示す。なお、図97では321～324の出力を10進数で示しているが実際は複数ビットで表わされる2進数である。VPは波形補正回路320により1CLKのデジタルパルスに変換され、カウンタ321及び322はクリアされた後のCLKをカウントしフリップフロップ323及び324に出力する。フリップフロップ323はX方向ペン座標検出期間でかつVppがHighレベルの時カウンタ321の出力を取り込み保持する。フリップフロップ324はY方向ペン座標検出期間でかつVppがHighレベルの時カウンタ322の出力を取り込み保持する。従って、フリップフロップ323及び324に保持される値はペン先がどの画素電極上に配置されるかによって異なり、フリップフロップ323はX方向のペン座標を示すデータを保持しフリップフロップ324はY方向のペン座標を示すデータを保持する。本実施例ではF1=3、F2=2が保持されるが、ペン先がs3とcs2に係る画素電極上に配置されている場合F1=2、F2=1が保持される。つまり、ペン先の位置に応じたF1、F2の値が得られる。図示しないが制御部309では内部データであるF1、F2の値からペン先の

電圧変動が生じないため検出ペン310に誤差電圧が生じずより正確な座標検出が可能となった。

【0277】本実施例におけるペン先310と信号線404との結合容量Cptotal（ペン先310、信号線404以外の電極を通して生じる結合容量を含む）及びペン先310とCs線402との結合容量Cpctotal（ペン先310、Cs線402以外の電極を通して生じる結合容量を含む）を求めると以下の様になる。なお、レイ基板400の厚さは酸化膜401、液晶層406の厚さに比べ圧倒的に厚い。

$$【0278】 C_{p\text{total}} = C_{p\text{total}} = C_{ps} + C_{pc} + C_{pic} + C_{pg}$$

よって、信号線及びCs線の電圧変化(ΔVs, ΔVcs)により生じる検出電圧は以下の通りである。

【0279】

位置を決定し、その位置を表示するためのデータを信号線駆動回路304及びゲート線駆動回路305に送っている。本発明に係るペン入力表示装置では上述により正確な座標検出が可能である。

【0281】図98に本実施例に係る表示装置をTFT基板側から見た図を示す。図98ではペン先310が表示装置上に配置されてる時の様子を示しており、図98の点線はペン先と表示装置との接触面を示している。本実施例に於いて画素電極、信号線、ゲート線、Cs線のサイズは図98に示す通り、画素電極300μm*100μm、ゲート線幅10μm、信号線幅10μm、Cs線幅10μmである。表示装置の各電極とペン先との結合容量は図98に示すペン先と表示装置との接触面と各電極がどの程度オーバーラップしているかによる。なぜなら平行平板タイプの容量は一般に以下の式で表わされ、

$$C = \epsilon_0 \epsilon_x S / d$$

ε0 = 真空の誘電率

εx = コンデンサーの電極間に挟まれた絶縁体の比誘電率

S = 上記電極の面積

d = 上記絶縁体の厚さ

コンデンサーを形成する電極の面積を大きくすることで容量値を大きくすることが可能である。

【0282】従って、Cps、Cpc、Cpic、Cpgをそれぞれ比較した場合図98から明らかな様に、ペン先と表示装置との接触面と画素電極の重なり面積は他の電極の重なり面積に比べ圧倒的に広いため、

$$C_{pic} \approx 10 C_{ps} \approx 30 C_{pc} \approx 60 C_{pg}$$

$$C_{ps} = 0.1 fF$$

である。(5)、(6)式より本実施例において検出電圧に生じる電圧変化ΔVpは

$$\Delta V_p = \Delta V_s * C_{p\text{total}} / (C_{p\text{total}} + C_L)$$

$$= \Delta V_{cs} * C_{pctotal} / (C_{pctotal} + C_L)$$

$$\approx 35V * 1.2fF / 1pF$$

$$= 42mV$$

$$C_L = 1pF$$

である。ちなみに実測値は $V_p = 38mV$ であった。実測値が理論値よりも低くなったのは、表示装置には図示していないが1上に保護用シートを被せておりその分絶縁体の厚みがましたためだと考えられる。

【0283】図94(b)、図94(c)に於ける検出ペンと表示装置の各電極間等価回路は図99の通りである。ここで、 V_{X4} を $V_L \sim V_H$ に駆動(信号線電圧変

$$\Delta V_p = \Delta V_s * C_{ps} / (C_{ps} + C_L + C_{pc} + C')$$

$$\approx 35V * 0.1 * 10^{-3}$$

$$= 3.5mV$$

$$C' = C_{pic} * (C_s + C_{ic}) / (C_{pic} + C_s + C_{ic})$$

C_s 線駆動時

$$\Delta V_p = \Delta V_{cs} * (C_{pc} + C_{pic} / 6) / (C_{ps} + C_L + C_{pc} + C_{pic} / 6)$$

$$\approx 35V * 0.23 * 10^{-3}$$

$$= 8.05mV$$

となり、実測ではバックライト(図示せず)や308などの電源ノイズが原因でこれらは検出不可能であり座標検出を正常に行うことができなかった。

【0287】よって、本発明による効果が確認できた。

【0288】

【発明の効果】本発明の第1実施例によれば、表示装置と独立して座標検出用タブレットを、表示装置の表又は裏に設ける必要が無く、表示装置と座標検出用タブレットを同一面に形成できるので、ペン入力体型表示装置の軽量薄型化及び高画質化可能であり、表示装置が数インチ以上の大画面であればあるほど、ペン入力に必要とする部品点数が基本的に変わらないので、本発明による軽量薄型化の効果は大きい。

【0289】例えば、表示装置が対角12.1インチXGAで画素ピッチが $210\mu m * 70\mu m$ のものや、表示装置が対角40インチで画素ピッチが $630\mu m * 210\mu m$ のものなどに有効であり、表示装置としては透過型でサイズが対角5.5インチ以上のものに特に有効である(対角10インチ以上にはより有効で、対角20インチ以上には更に有効である)。

【0290】また、表示装置上のペンの移動量を、ペンが有する光センサーによって表示装置から直接瞬間的に検出するので、高時間分解能な座標検出が可能である。よって、手書き入力に於いて表示装置に対して小さい字を早く書く様な場合(表示装置の大きさを1とした場合に於いて、大きさ10分の1以下の字を書く場合などに本発明は有効であり、また、80ドット/秒以上の速度で手書き入力する場合に本発明は有効である)、本発明は非常に有効である。

【0291】また、表示装置上のペンのX方向の移動量と表示装置上のペンのY方向の移動量を、表示装置表面

化 $\Delta V_s = V_H - V_L$ する際他の電極をフローティング状態にしなければ、 $C_{pctotal}$ は以下の様になる。

$$【0284】C_{pctotal} = C_{ps} = 0.1fF$$

V_{cs3} を $V_L \sim V_H$ に駆動(C_s 線電圧変化 $\Delta V_{cs} = V_H - V_L$)する際他の電極をフローティング状態にしなければ、 $C_{pctotal}$ は以下の様になる。

$$【0285】C_{pctotal} = C_{pc} = 0.03fF$$

また、この時の V_p に生じる電圧変化(ΔV_p)は、それぞれ以下の通りである。

【0286】信号線駆動時

の表示装置本来ある異なる空間光学特性差によって検出することが可能であるため、ペンX方向に移動したのかY方向に移動したのかより正確に検出することが可能である。

【0292】また、ペンが有する光センサーの受光面が表示装置上のX方向とY方向とで異なった長さであるため、光センサーが表示装置のどちらか一方の空間光学特性差の影響を受けやすくなるので、ペンがX方向に移動したのかY方向に移動したのかより正確に検出することができる。

【0293】また、ペンが表示装置上に配置された座標を、表示装置の C_s 線及び信号線を順次選択駆動する際に画素電極に生じる突き上げ電圧による表示装置の輝度変化を利用して検出するので、表示装置に於けるアレイ基板と独立して座標検出用アレイ基板を設ける必要が無く、表示装置と座標検出用タブレットを同一面に形成できるので、ペン入力体型表示装置の軽量薄型化が可能であり、容量結合による表示装置の輝度変化を利用して、座標を検出するので、画素電極に瞬時に所望する電圧を印加することが出来、画素電極を駆動するスイッチング素子のばらつきが影響されず、高精度な座標検出が可能である。

【0294】また、検出した座標を調整することが可能なため、表示装置の応答速度の温度特性のため発生した検出誤差を調整し、より高精度な座標検出が可能である。

【0295】また、表示装置の画素電極毎に配置されたスイッチング素子をオフした後、 C_s 線によって突き上げ電圧を発生させるので、座標検出時に画素電極への信号線電圧書き込みによって生じる表示装置の輝度変化の影響を受けないのでより高精度な座標検出が可能であ

る。

【0296】また、Cs線をCs線駆動手段から切り離した後、信号線によって突き上げ電圧を発生させるので、生じた突き上げ電圧がCs線駆動手段の影響を受けず突き上げ電圧を維持することが出来る。

【0297】よって、高画質、軽量薄型で高時間分解能、高精度座標検出を実現したペン入力一体型表示装置を得ることが出来る。

【0298】本発明の第2の実施例によれば、ペン入力装置に於けるペンと表示装置の傾きが変化してもペンの光センサーの受光面の表示装置に対する傾きが0度から45度に保たれるので、受光面に入射する光エネルギーが大きく変化せず、結果として、ペンと表示装置の傾きによって生じる光センサーの誤動作を抑え、より高精度な座標検出が可能である。

【0299】本発明の第3及び4の実施例によれば、補正手段が移動速度と移動速度の変化と移動ベクトルと移動ベクトルの変化にもとずいてペン座標を補正し、移動速度が増加したにもかかわらず移動ベクトルが変化するペン座標を削除し、削除する直前の移動速度及び移動ベクトルと削除後の移動速度及び移動ベクトルを比較し、削除後の移動ベクトルと削除する直前の移動ベクトルが同じかもしくは削除後の移動速度が削除する直前の移動速度よりも遅いかもしくはほぼ等しければ削除後のペン座標を削除しないので、ペン座標の人間工学にもとずいた補正ができる。

【0300】本発明の第5の実施例によれば、信号線を駆動してペン座標を検出する際ゲート線およびCs線および対向電極のうち少なくとも一つをフローティング状態にし、ゲート線を駆動してペン座標を検出する際信号線およびCs線および対向電極のうち少なくとも一つをフローティング状態にするので、検出ペンが表示装置の各電極とより大きな結合容量を有することができる。

【0301】このため、第5実施例によれば、細かい筆跡でかつすばやい手書き入力でも見栄えの良い手書き入力ができるとともに信号線、ゲート線、Cs線が細くなくても正確な手書き入力ができる。

【図面の簡単な説明】

【図1】本発明の第一の実施例に係わるペン入力一体型表示装置の構成を示す図。

【図2】同第1実施例に係わるペン入力一体型表示装置の外形図を示す図。

【図3】同第1実施例に係わるペン入力デバイスの断面図。

【図4】同第1実施例に於けるペン入力デバイスの受光の様子を示す図。

【図5】同第1実施例に係わる対向基板の構造を示す

図。

【図6】同第1実施例に係わるフォトダイオードアレイ構造を示す図。

【図7】同第1実施例に係わるフォトダイオードアレイ構造を示す図。

【図8】同第1実施例に係わるフォトダイオードアレイ構造を示す図。

【図9】同第1実施例に係わるフォトダイオードアレイの等価回路を示す図。

【図10】同第1実施例に係わるペン入力デバイスの構成を示す図。

【図11】同第1実施例に係わるペンシステムリセット部の構成と出力波形を示す図。

【図12】同第1実施例に係わる光信号変換基本回路の構成を示す図。

【図13】同第1実施例に係わるフォトダイオードの特性を示す図。

【図14】同第1実施例に係わる移動量検出部の構成図。

【図15】同第1実施例に係わるY方向移動量検出部の構成図。

【図16】同第1実施例に係わるレベルシフト部の構成図。

【図17】同第1実施例に係わるレベルシフト部の動作例を示した図。

【図18】同第1実施例に係わるシリアル信号発生部の構成図。

【図19】同第1実施例に係わるシリアル信号発生部の構成図。

【図20】同第1実施例に係わるパルス3分の一回路の動作を示した図。

【図21】同第1実施例に係わるシリアル信号発生部の動作を示した図。

【図22】同第1実施例に係わるパラレル信号発生部の構成を示した図。

【図23】同第1実施例に係わるパラレル信号発生部の構成を示した図。

【図24】同第1実施例に係わるフルアダーの回路構成例を示した図。

【図25】同第1実施例に係わるパラレル信号発生部の動作例を示した図。

【図26】同第1実施例に係わる初期座標検出部の構成を示した図。

【図27】同第1実施例に係わるY方向初期座標検出部の構成を示した図。

【図28】同第1実施例に係わるY方向初期座標検出部の動作を示した図。

【図29】同第1実施例に係わる立ち上がりエッジ検出回路の動作を示した図。

【図30】同第1実施例に係わるX駆動部の構成を示し

た図。

【図 3 1】同第 1 実施例に係わる X 駆動部の動作例を示した図。

【図 3 2】同第 1 実施例に係わる X 方向初期座標検出部の構成を示した図。

【図 3 3】同第 1 実施例に係わる X 方向初期座標検出部の動作を示した図。

【図 3 4】同第 1 実施例に係わる Y 座標検出部の構成を示した図。

【図 3 5】同第 1 実施例に係わる Cs 線駆動部の構成を示した図。

【図 3 6】同第 1 実施例に係わる Cs 線駆動部の動作を示した図。

【図 3 7】同第 1 実施例に係わるパルス幅変調回路の動作を示した図。

【図 3 8】同第 1 実施例に係わるゲート線駆動部 3 の動作を示した図。

【図 3 9】同第 1 実施例に係わる信号線駆動部の動作を示した図。

【図 4 0】同第 1 実施例に係わる表示装置上に於けるペン先の位置を示した図。

【図 4 1】同第 1 実施例に係わる画素電極電圧のタイミングを示した図。

【図 4 2】同第 1 実施例に係わる表示装置の V-T 特性を示す図。

【図 4 3】同第 1 実施例に係わる画素容量モデルを示す図。

【図 4 4】同第 1 実施例に係わるバックライトの相対出力及び各着色層の透過率特性及びフォトダイオードの受光感度特性を示す図。

【図 4 5】同第 1 実施例に係わるフォトダイオードの受光変化を示す図。

【図 4 6】TN 液晶、強誘電体液晶、反強誘電体液晶の応答速度を示す図。

【図 4 7】同第 1 実施例に係わる Y 方向初期座標検出部の動作を示す図。

【図 4 8】同第 1 実施例に係わる Cs 線駆動部の出力がハイインピーダンスでアレイ基板の TFT が全てオフしている時の画素容量モデルを示す図。

【図 4 9】同第 1 実施例に係わる X 方向初期座標検出部の動作を示す図。

【図 5 0】同第 1 実施例に係わるブラックマトリクス透過率特性とブラックマトリクス上のフォトダイオードの受光感度特性を考慮した受光成分を示した図。

【図 5 1】同第 1 実施例に係わるフォトダイオードの配置状態を示した図。

【図 5 2】同第 1 実施例に係わる図 5 1 (a) に於ける各受光面の受光状態を示した図。

【図 5 3】同第 1 実施例に係わる図 5 1 (b) に於ける各受光面の受光状態を示した図。

【図 5 4】同第 1 実施例に係わるアレイ基板 8 の構造とブラックマトリクス配置を示した図。

【図 5 5】同第 1 実施例に係わる表示装置上に於けるペン先の位置を示した図。

【図 5 6】同第 1 実施例に係わる表示装置上に於けるペン先の位置を示した図。

【図 5 7】同第 1 実施例に係わる表示装置上に於けるペン先の位置を示した図。

【図 5 8】同第 1 実施例に係わる各受光面の相対照度の時間変化を示した図。

【図 5 9】同第 1 実施例に係わる光信号変換部の相対出力の時間変化を示した図。

【図 6 0】同第 1 実施例に係わる各レベルシフト部の出力の時間変化を示した図。

【図 6 1】同第 1 実施例に係わるシリアル信号発生部の動作を示した図。

【図 6 2】同第 1 実施例に係わるパラレル信号発生部の動作及び Y 座標検出部の動作を示した図。

【図 6 3】同第 1 実施例に係わるシリアル信号発生部の動作を示した図。

【図 6 4】同第 1 実施例に係わるパラレル信号発生部の動作及び X 座標検出部の動作を示した図。

【図 6 5】本発明の第 2 の実施例に係わるペン入力デバイスを示す図。

【図 6 6】同第 2 実施例に係わるペン入力デバイスを示す図。

【図 6 7】同第 2 実施例に係わるペン入力デバイスを示す図。

【図 6 8】同第 2 実施例に係わるペン入力デバイスを示す図。

【図 6 9】本発明の第 3 の実施例に係わるペン入力デバイスを示す図。

【図 7 0】同第 3 実施例に係る表示装置 10' と DX, DY 信号の関係を示す図。

【図 7 1】同第 3 実施例に係る手書き入力の様子を示す図。

【図 7 2】同第 3 実施例に係る手書き入力の様子を示す図。

【図 7 3】同第 3 実施例に係る本発明の効果が無い場合の手書き入力結果を示す図。

【図 7 4】同第 3 実施例に係るペン入力座標データ DX, DY と時間関係を示す図。

【図 7 5】同第 3 実施例に係るペンスピード検出部の構成を示す図。

【図 7 6】同第 3 実施例に係るベクトル変化検出部の構成を示す図。

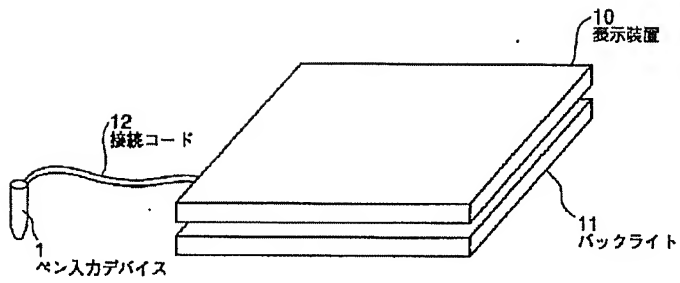
【図 7 7】同第 3 実施例に係る図 7 3 に対応した移動ベクトル方向の定義を示す図。

【図 7 8】同第 3 実施例に係るベクトル変化検出部の動作を示す図。

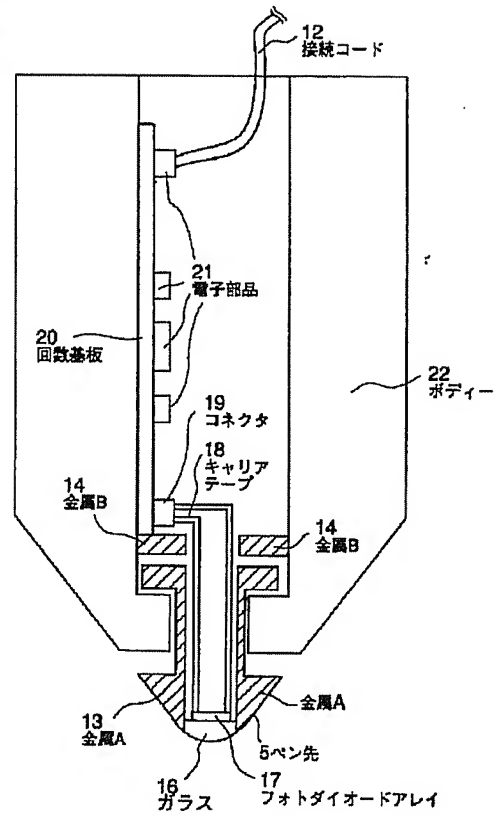
【図 9 2】同第 5 実施例に係る Cs 駆動回路の構成を示す図。

DFA～DFF…フォトダイオード

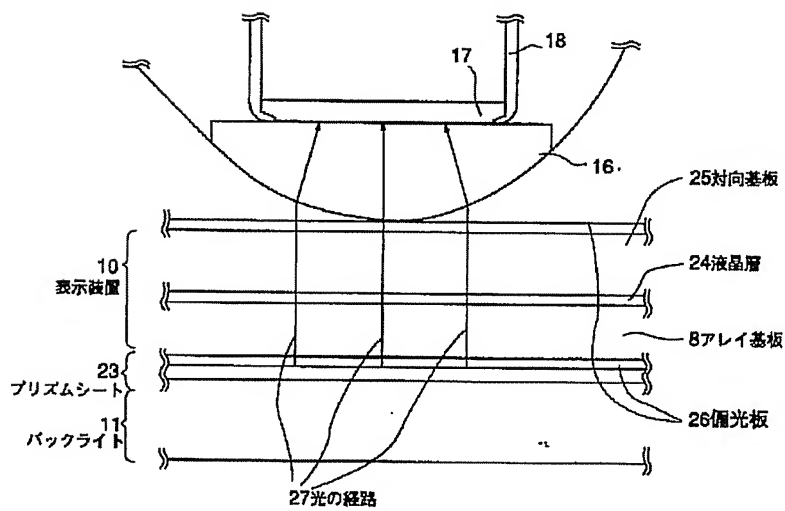
【図2】



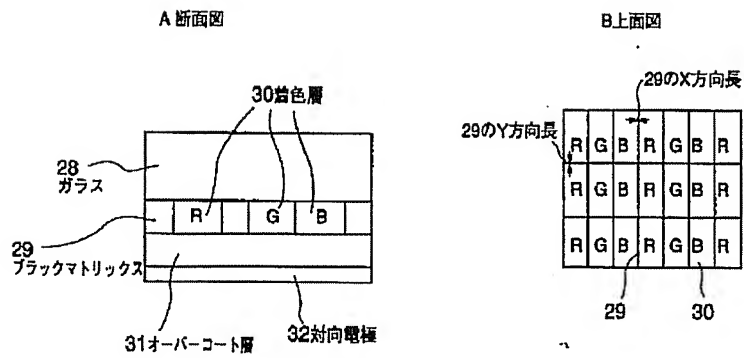
【図3】



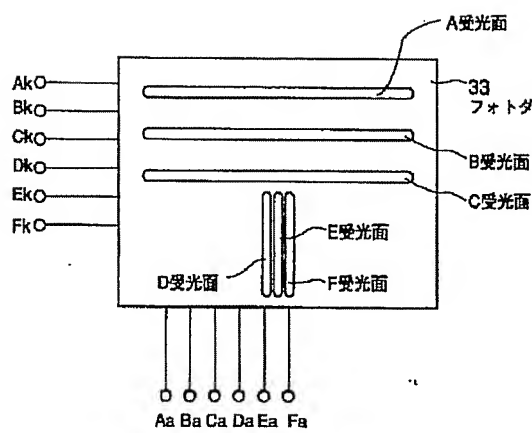
【図4】



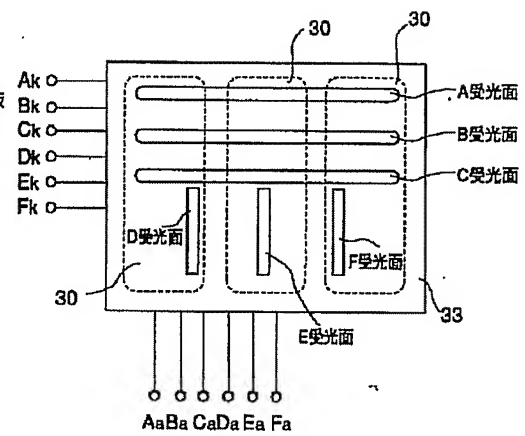
【図5】



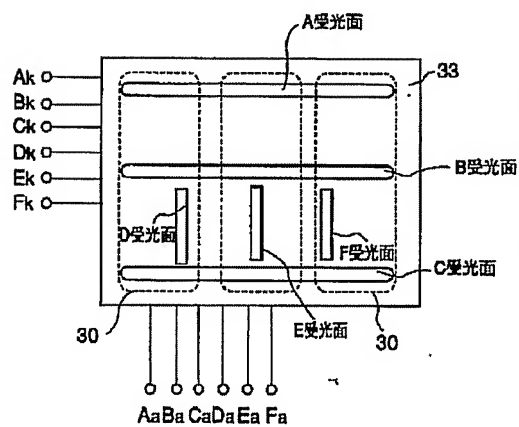
【図6】



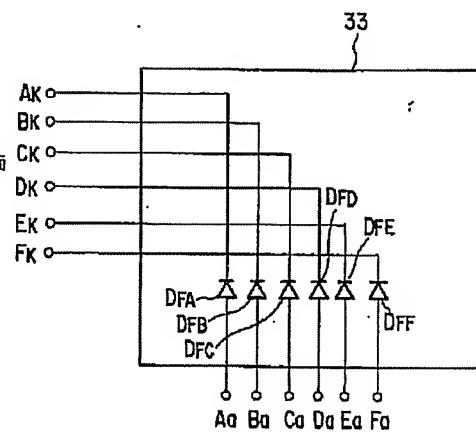
【図7】



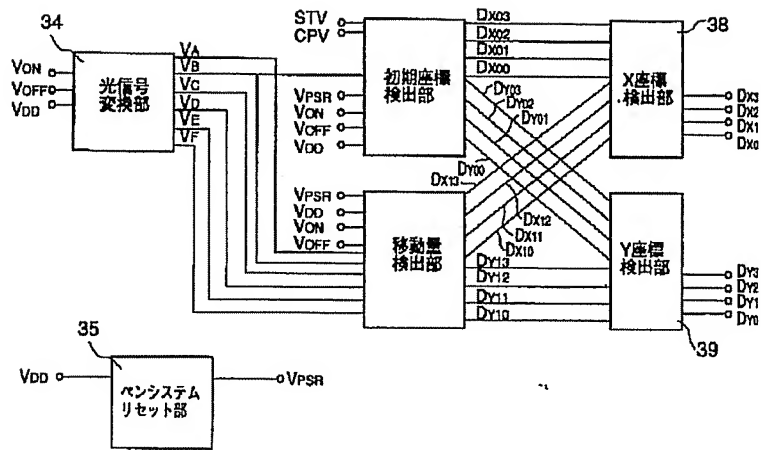
【図8】



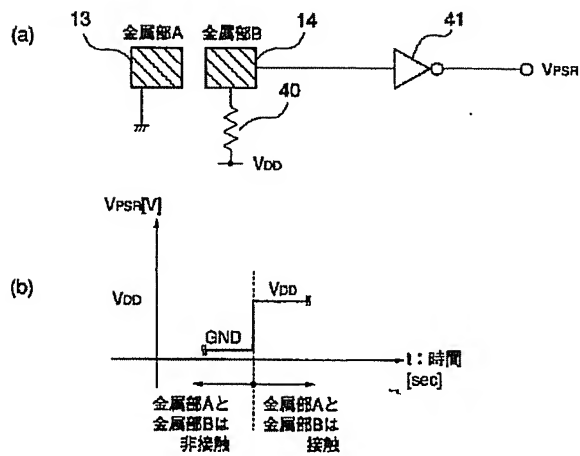
【図9】



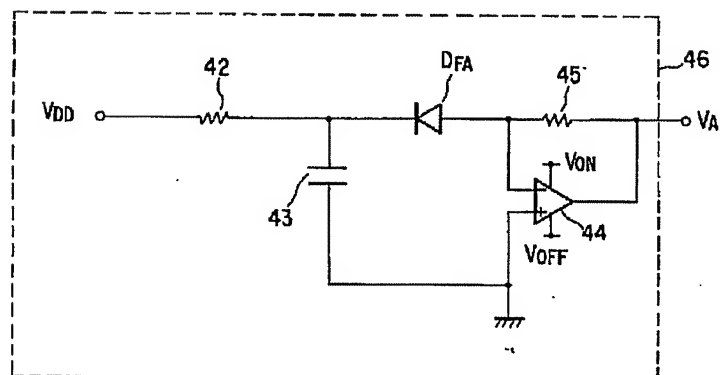
【図10】



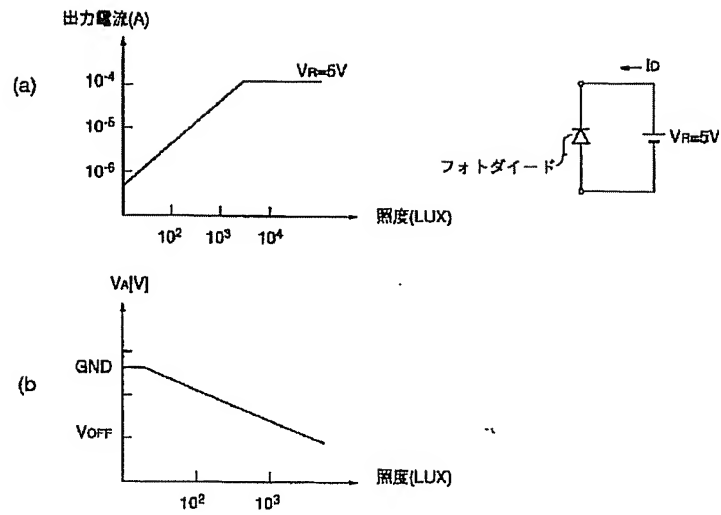
【図11】



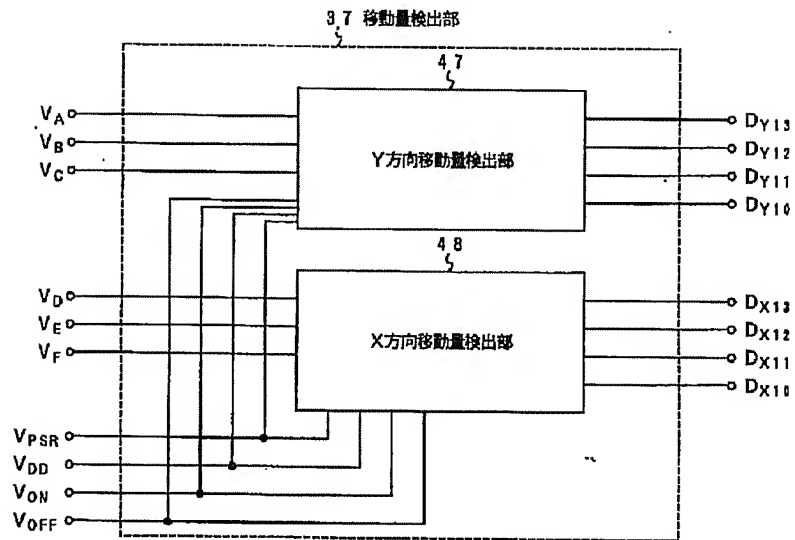
【図12】



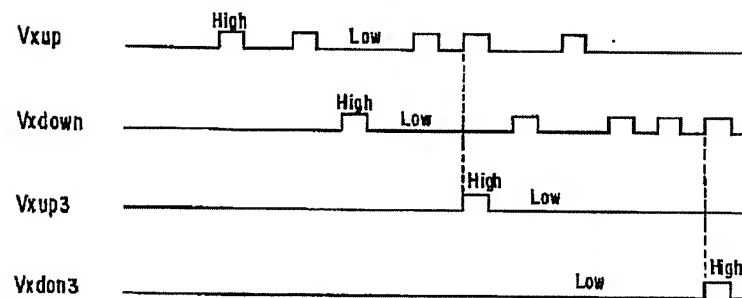
【図 1 3】



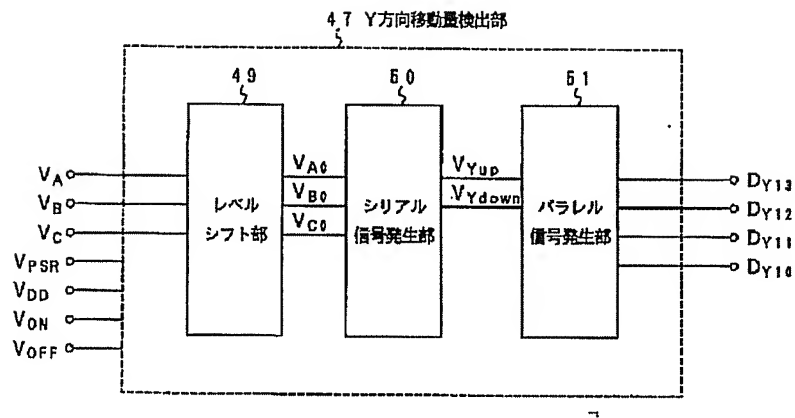
【図 1 4】



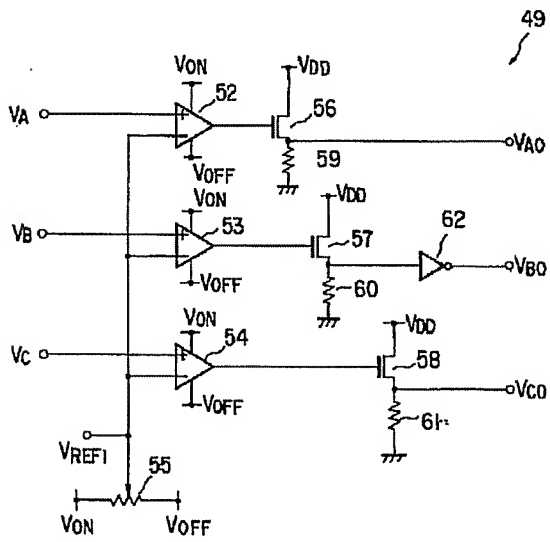
【図 2 0】



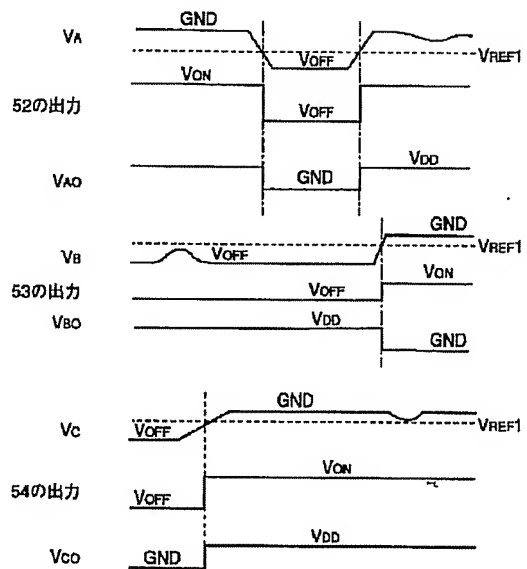
【図 15】



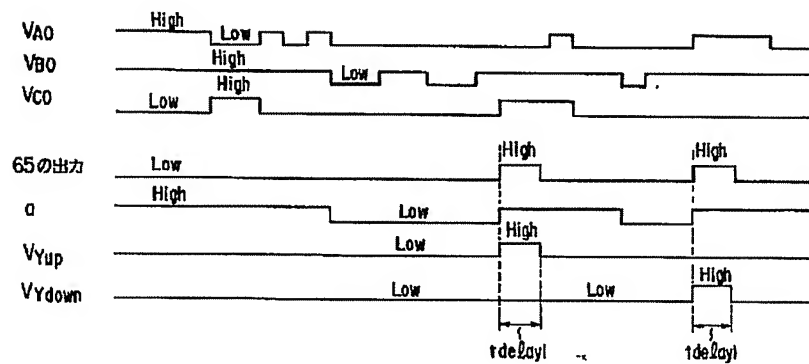
【図 16】



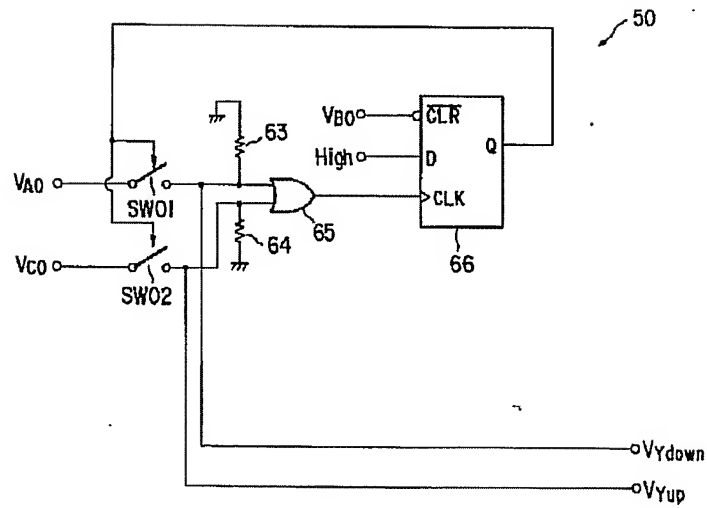
【図 17】



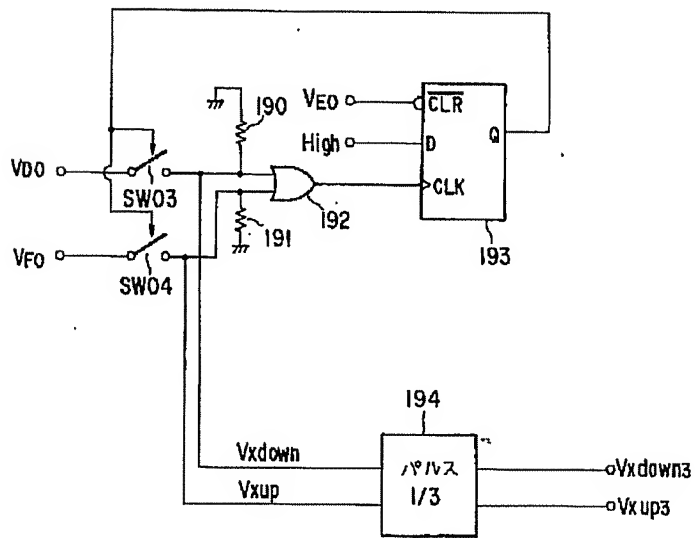
【図 21】



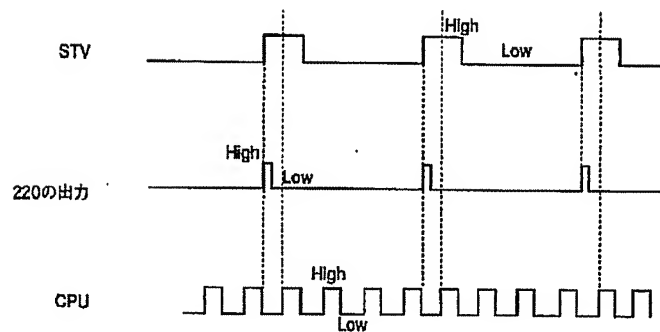
【図18】



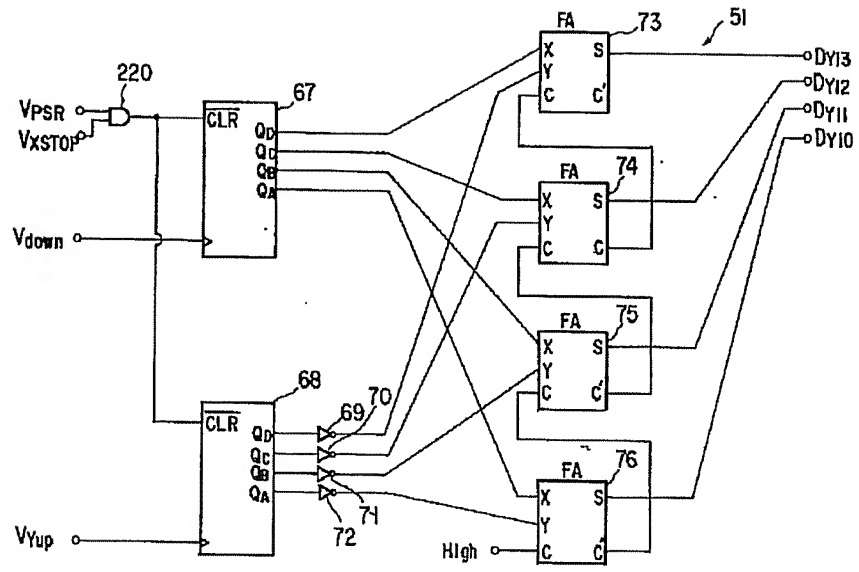
【図19】



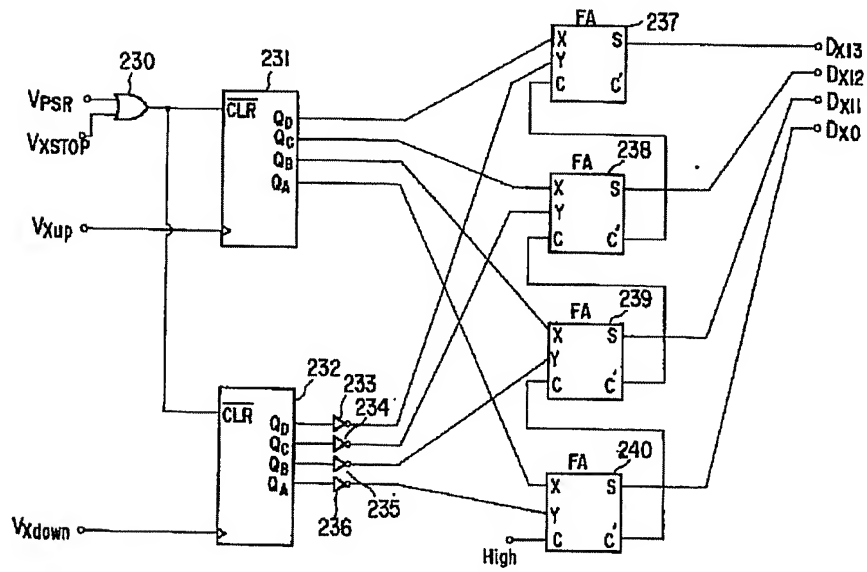
【図29】



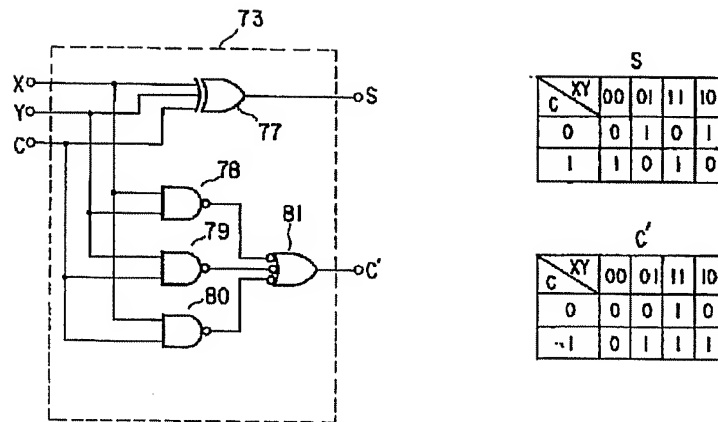
【图 2 2】



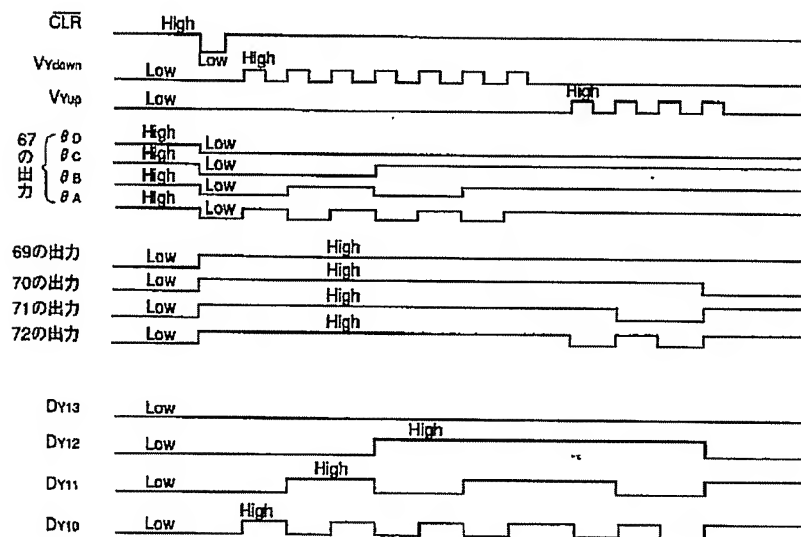
【图 2 3】



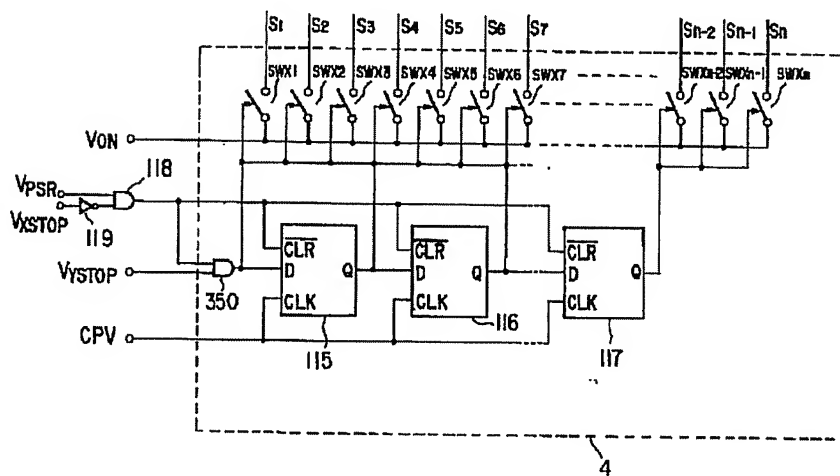
【図24】



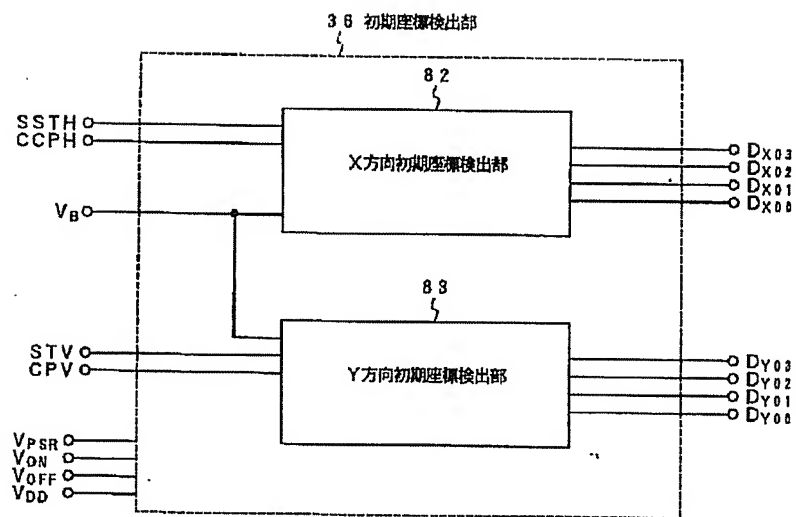
【図25】



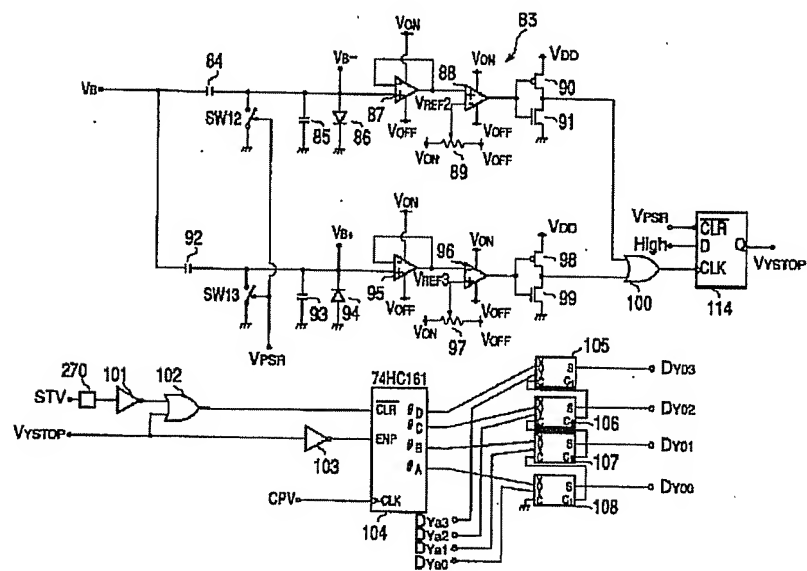
【図30】



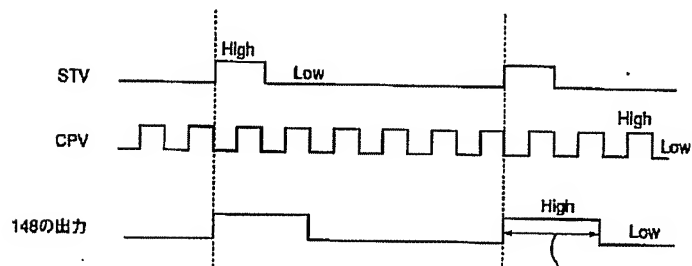
【図26】



【図27】

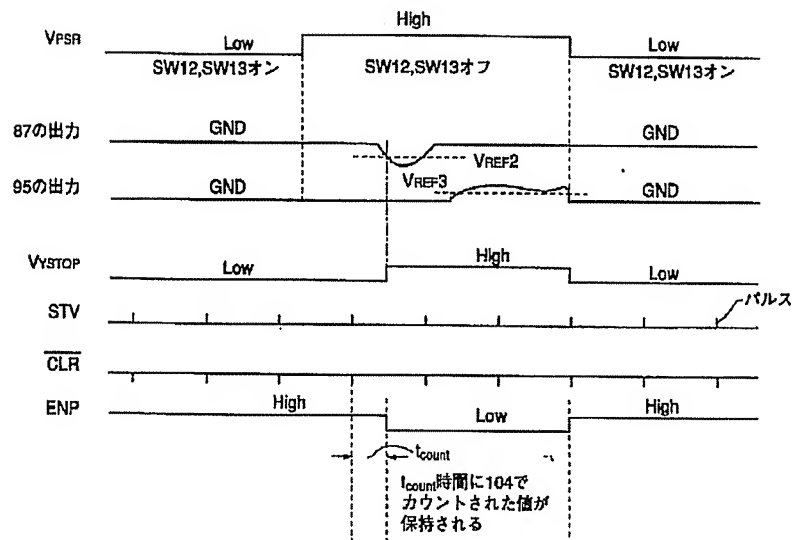


【図37】

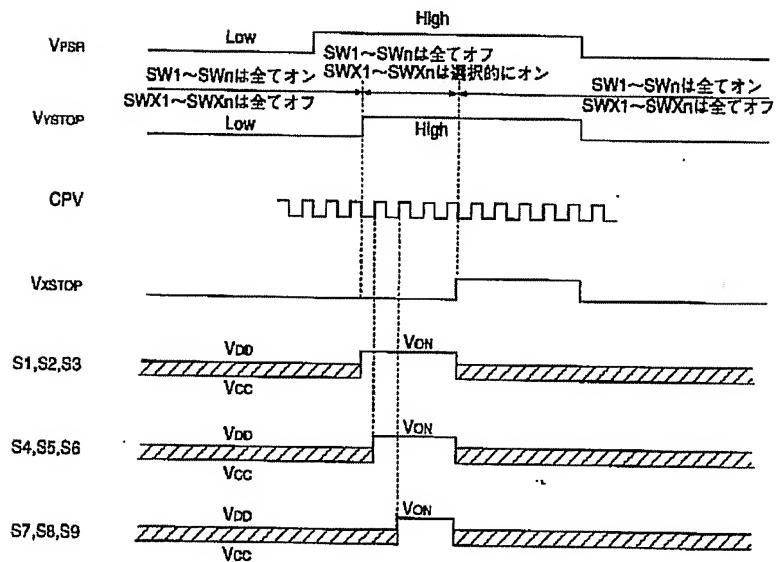


ここではパルス幅2倍にしているが
何倍でも変調可能であり任意に設定可能

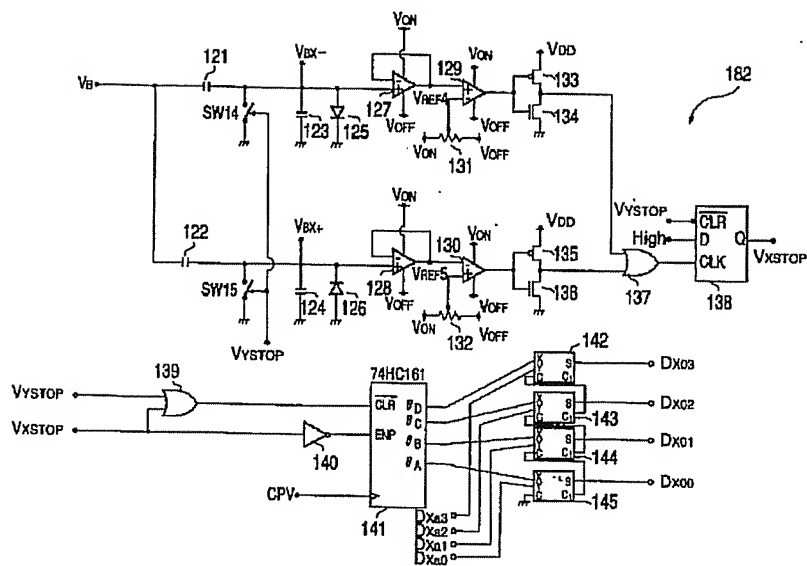
【図 2 8】



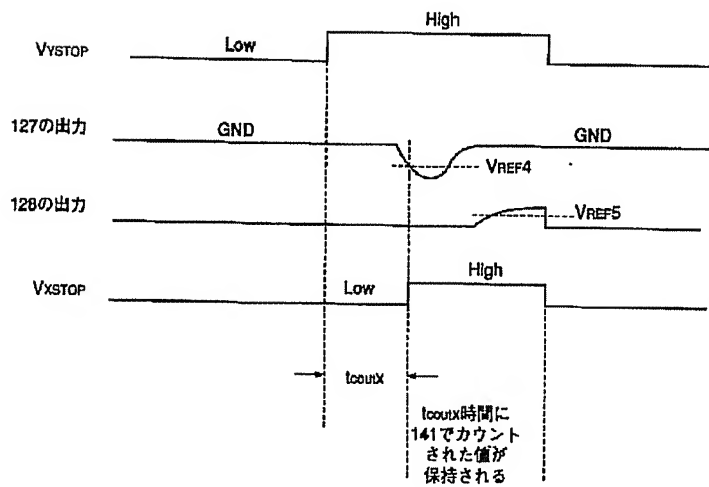
【図 3 1】



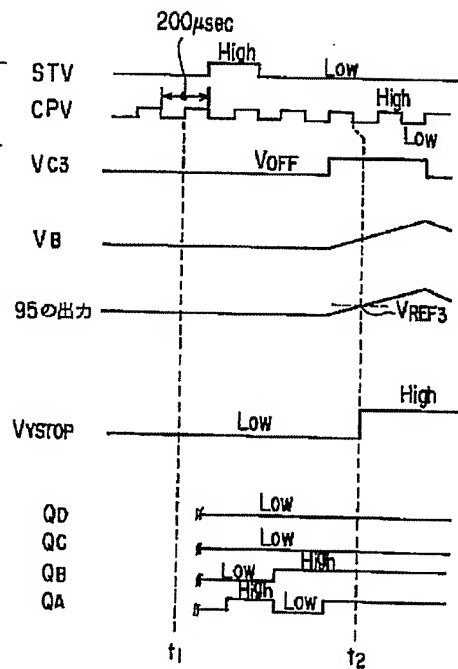
【図 3 2】



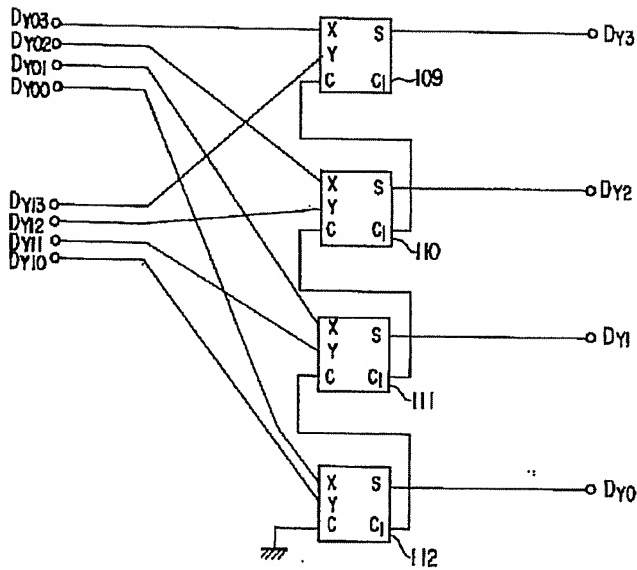
【図 3 3】



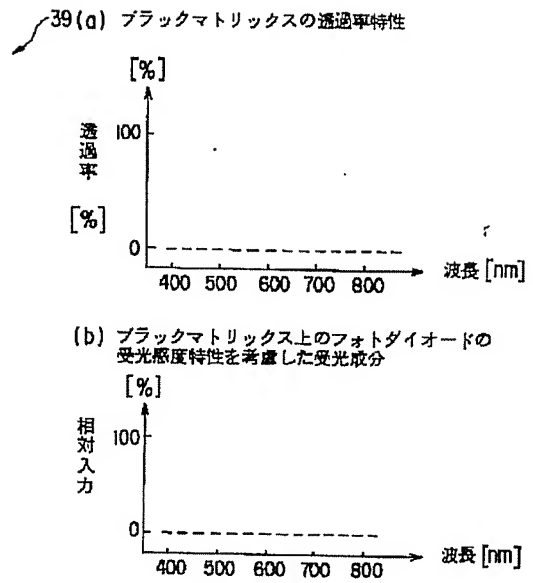
【図 4 7】



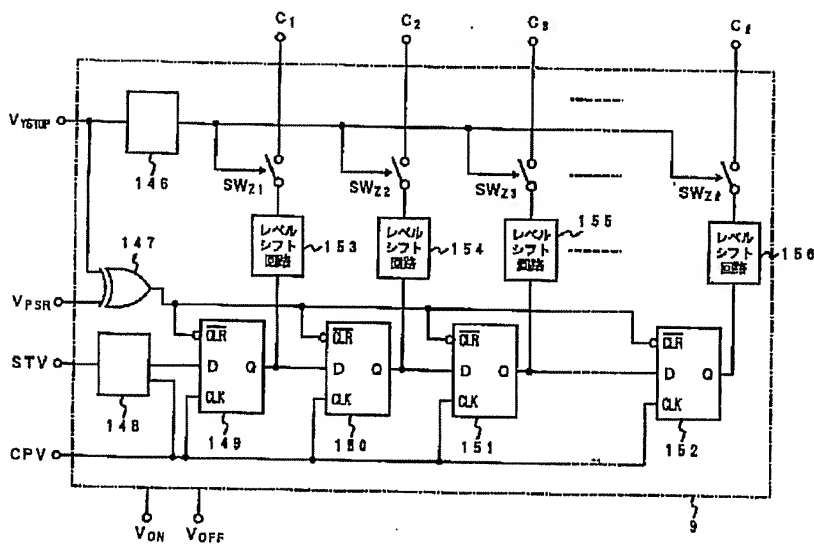
【図34】



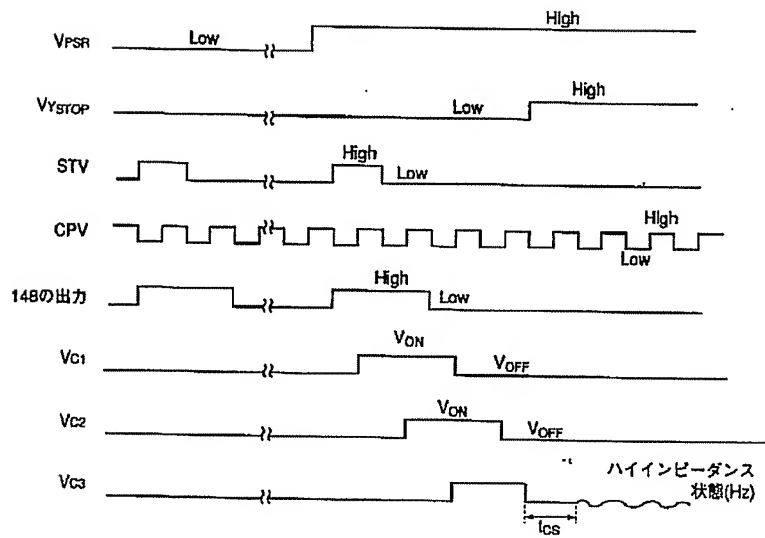
【図50】



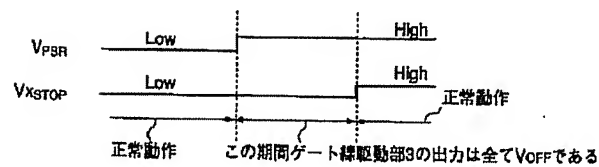
【図35】



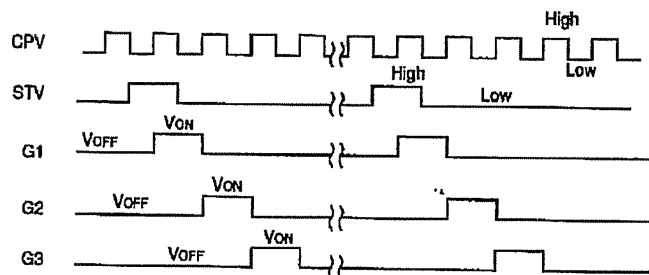
【図 3 6】



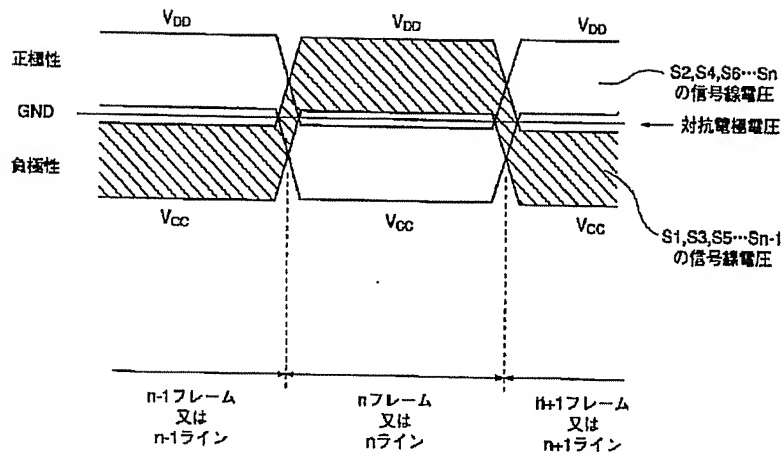
【図 3 8】



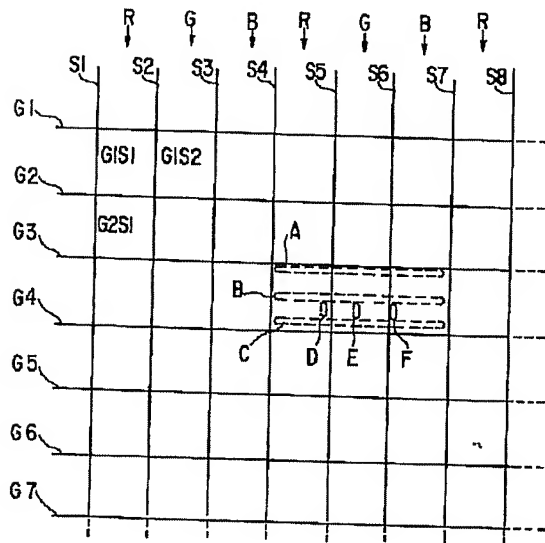
正常動作



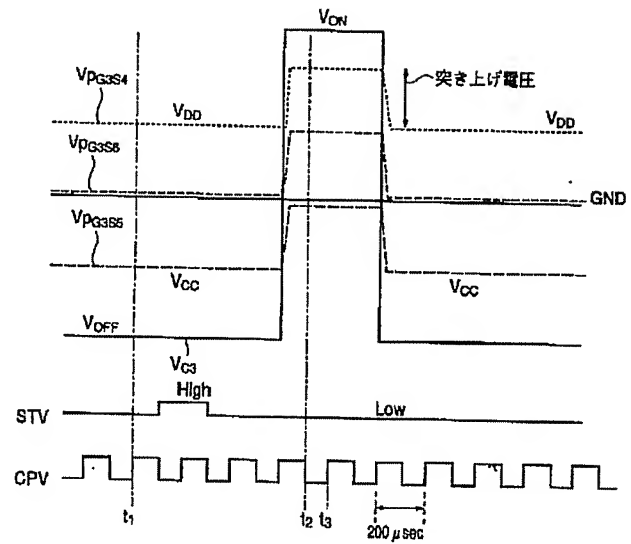
【図 3 9】



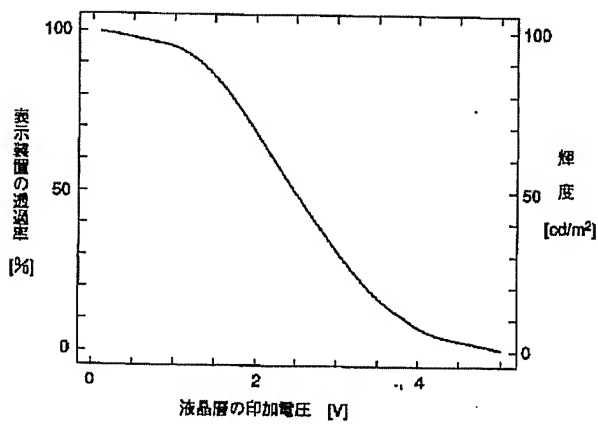
【図 4 0】



【図 4 1】



【図 4 2】



(a) バックライトの相対出力

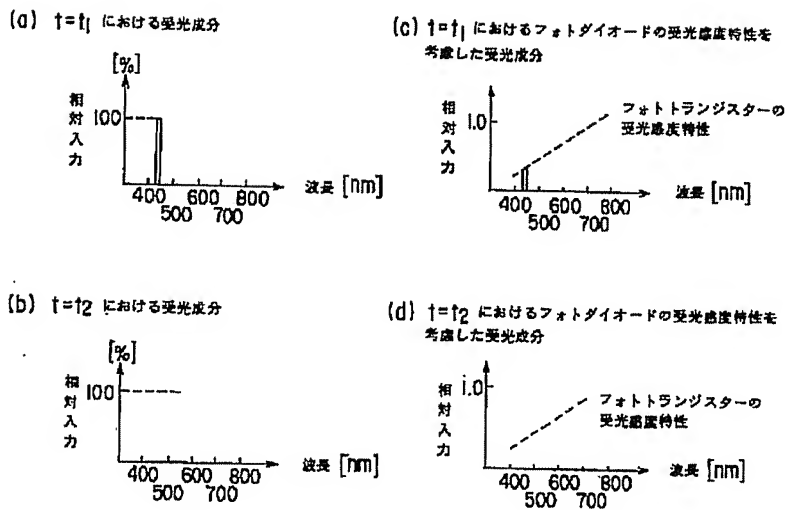
相対出力 (%)

波長 (nm)

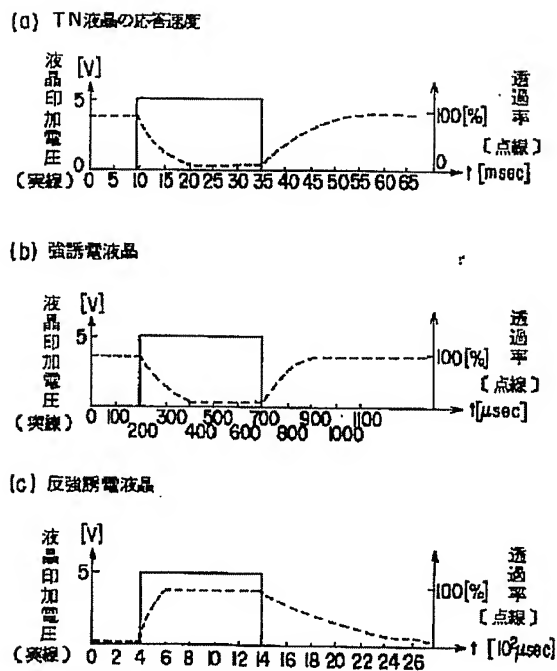
The diagram shows the timing of the 2000 output and data outputs (DY13 to DY0) relative to clock signals t_2 , t_6 , and t_{10} . The 2000 output is high from t_2 to t_6 and low from t_6 to t_{10} . The data outputs (DY13 to DY0) are high from t_2 to t_6 and low from t_6 to t_{10} . The output V_{Ydown} is low from t_2 to t_6 and high from t_6 to t_{10} . The output V_{Yup} is low from t_2 to t_6 and high from t_6 to t_{10} .

Timing diagram for 2020 output signals. The diagram shows the logic levels of various signals over time, with vertical dashed lines marking time points t_2 , t_6 , and t_{10} . The signals are: 2020 の出力, V_{xdown3} , V_{xup3} , $Dx13$, $Dx12$, $Dx11$, $Dx10$, $Dx3$, $Dx2$, $Dx1$, and $Dx0$. The logic levels are indicated by 'Low' and 'High' labels above the signal lines.

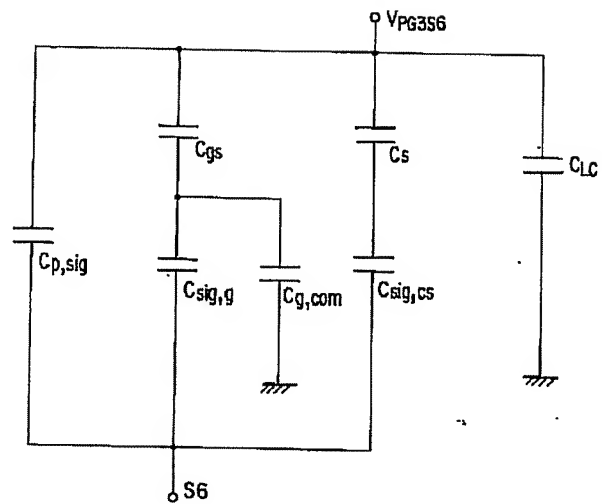
【図 4 5】



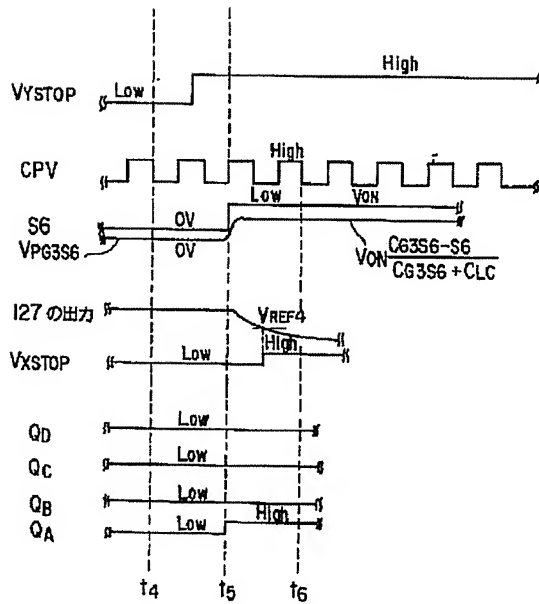
【図 4 6】



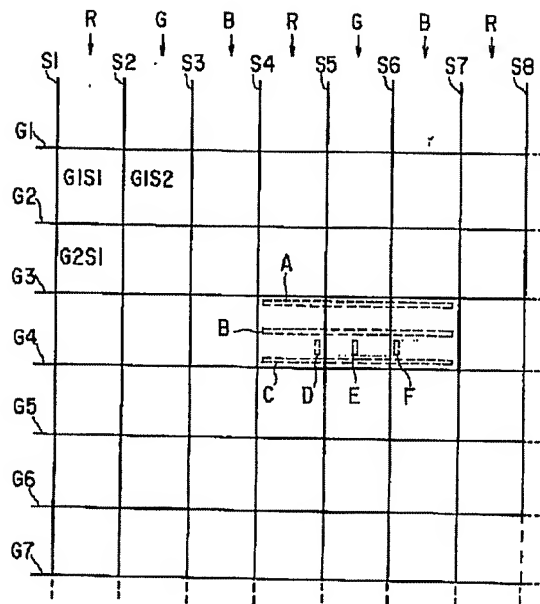
【図 4 8】



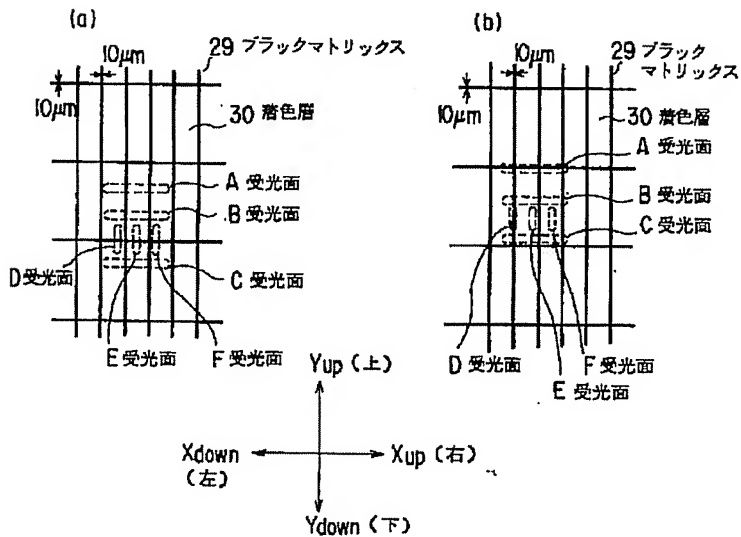
【図 4 9】



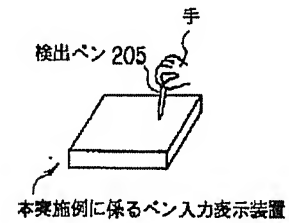
【図 5 5】



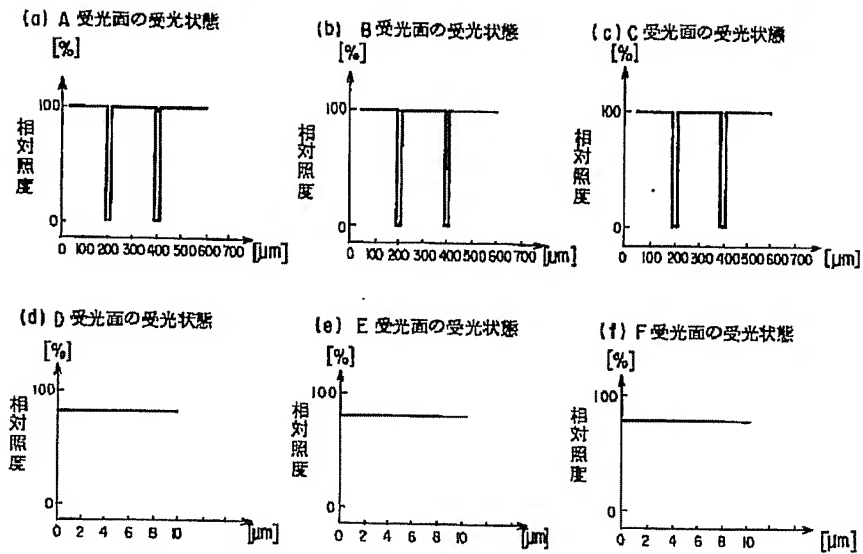
【図 5 1】



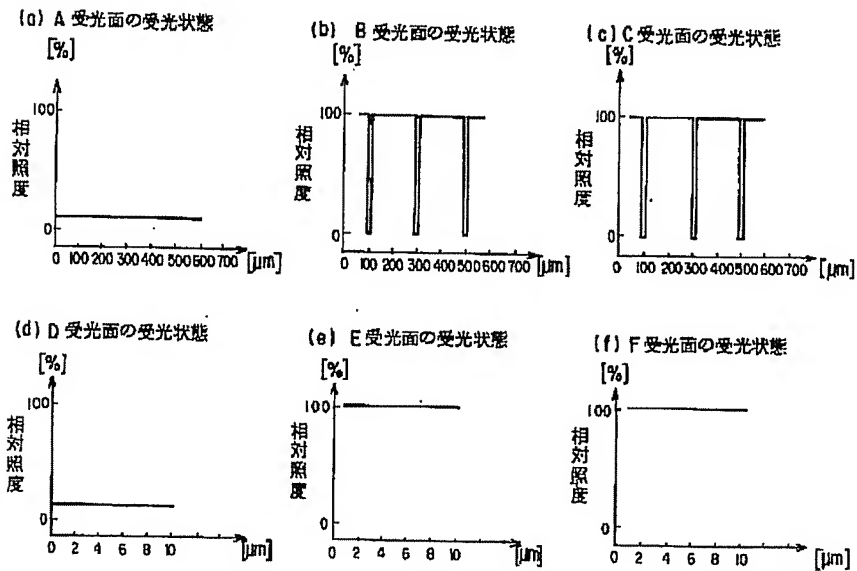
【図 7 1】



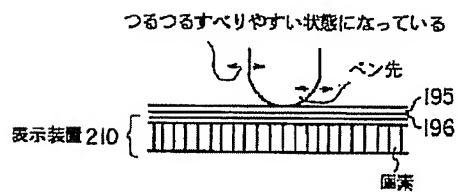
【図 5 2】



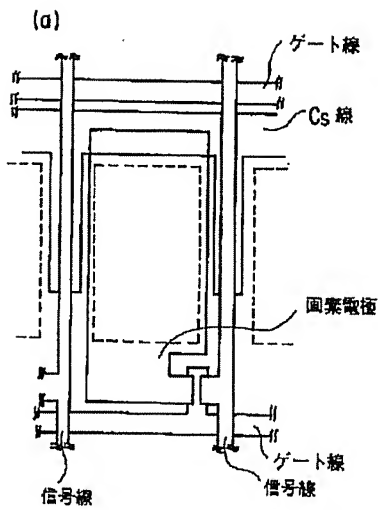
【図 5 3】



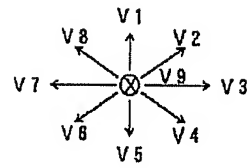
【図 7 2】



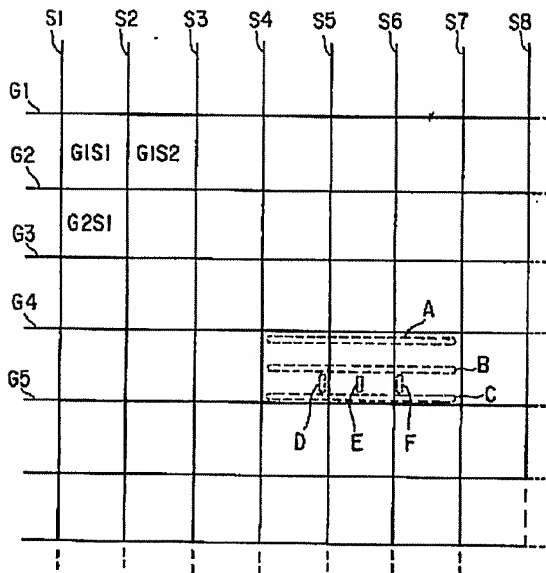
【図54】



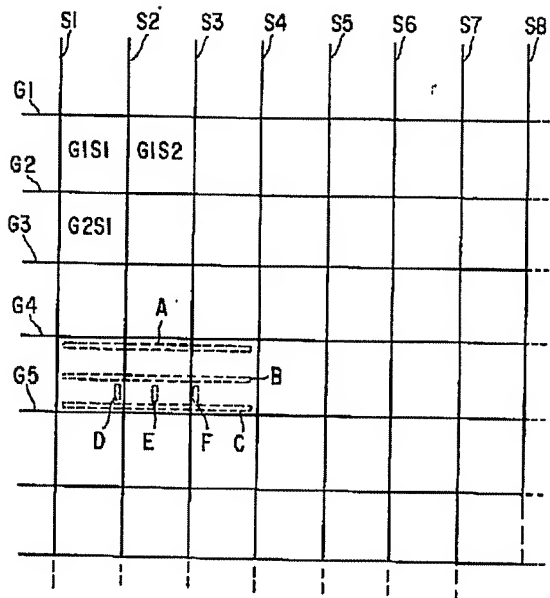
【図77】



【図56】

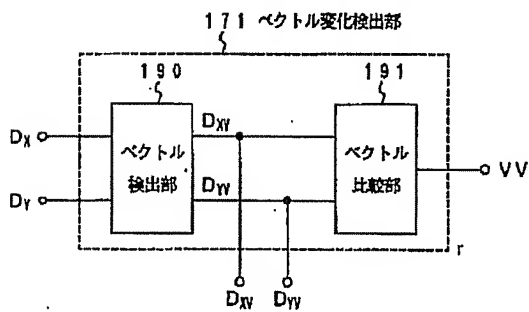


【図57】



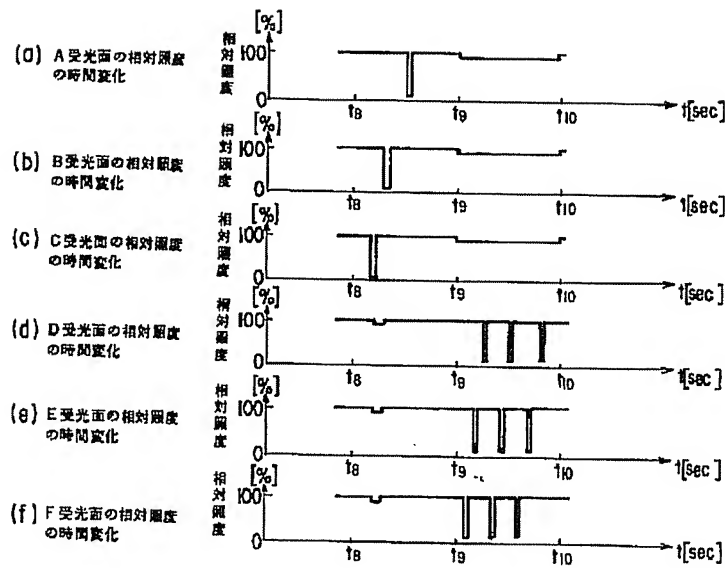
【図76】

【図78】

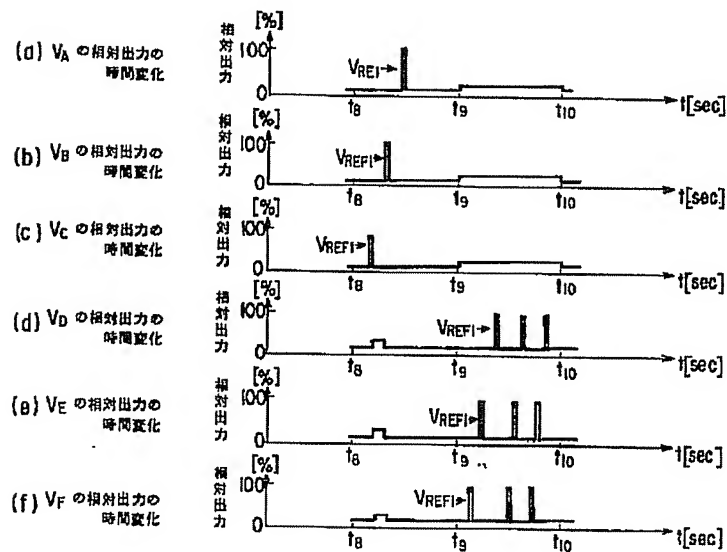


D_{xy}	H			M			L		
D_{xy}	H	M	L	H	M	L	H	M	L
ベクトル方向	V2	V3	V4	V1	V9	V5	V8	V7	V6

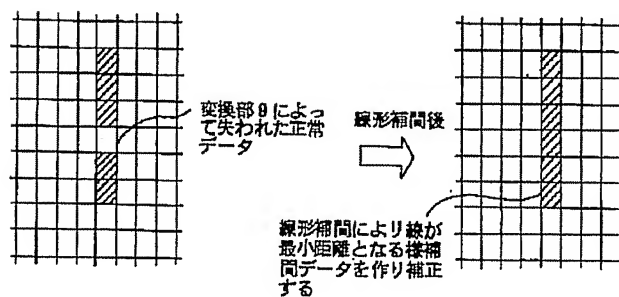
【図 5 8】



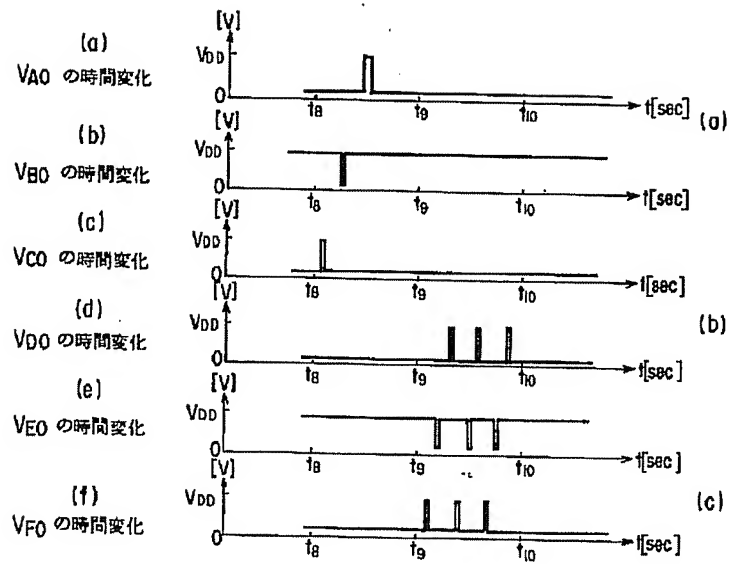
【図 5 9】



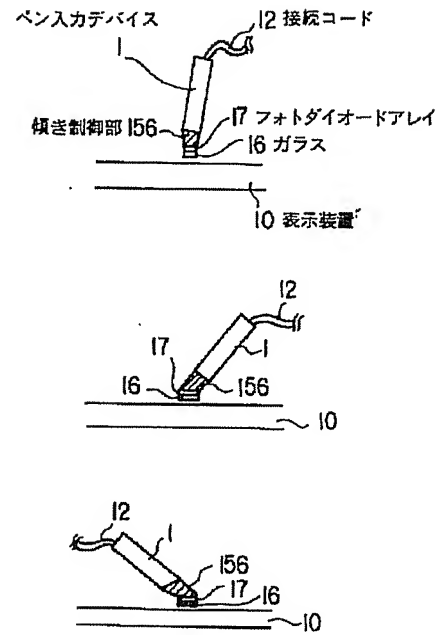
【図 8 2】



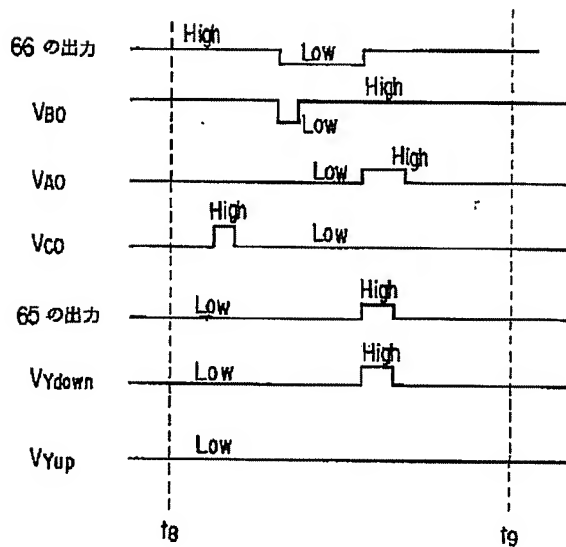
【図60】



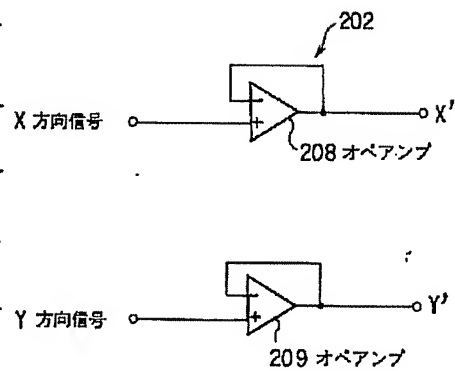
【図65】



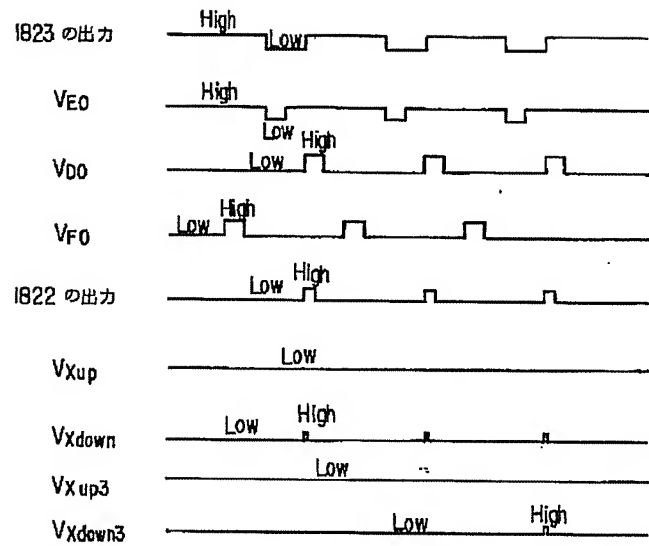
【図61】



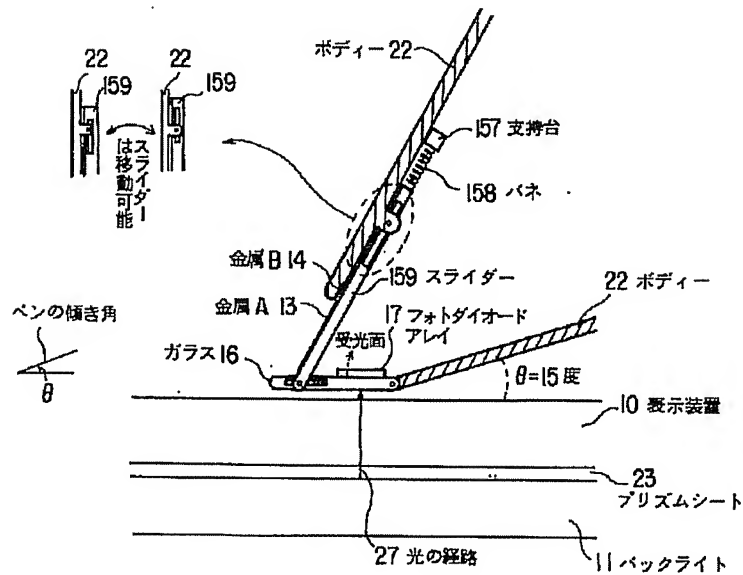
【図85】



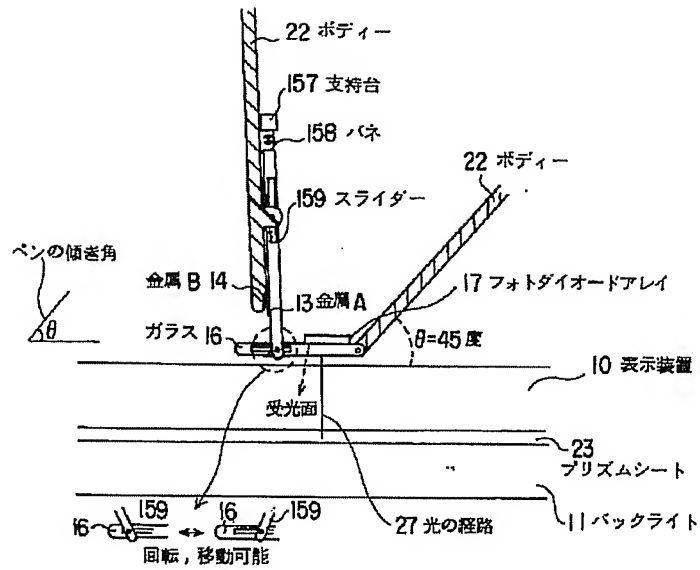
【図 6 3】



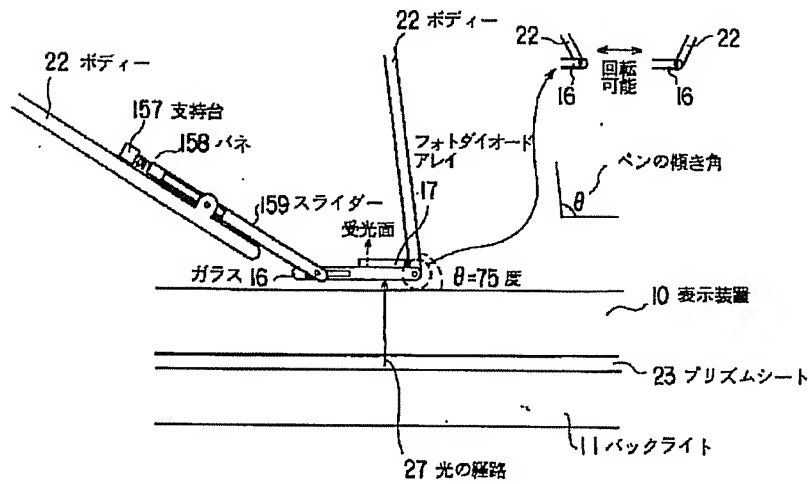
【圖 6 6】



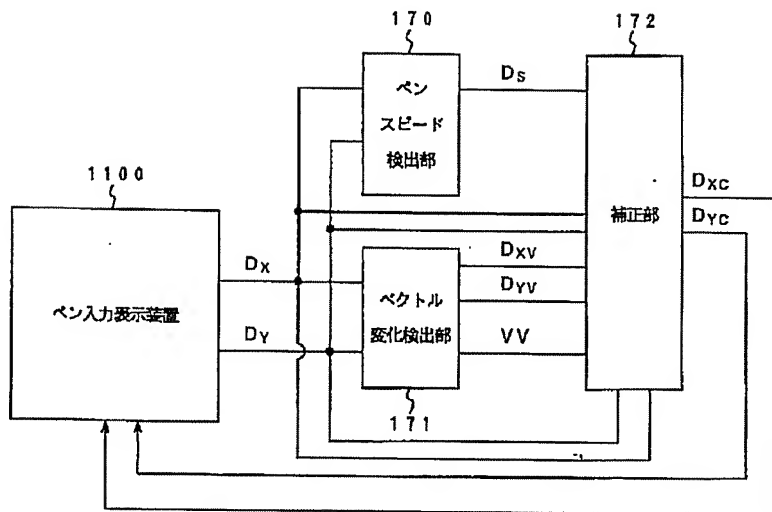
【図 6 7】



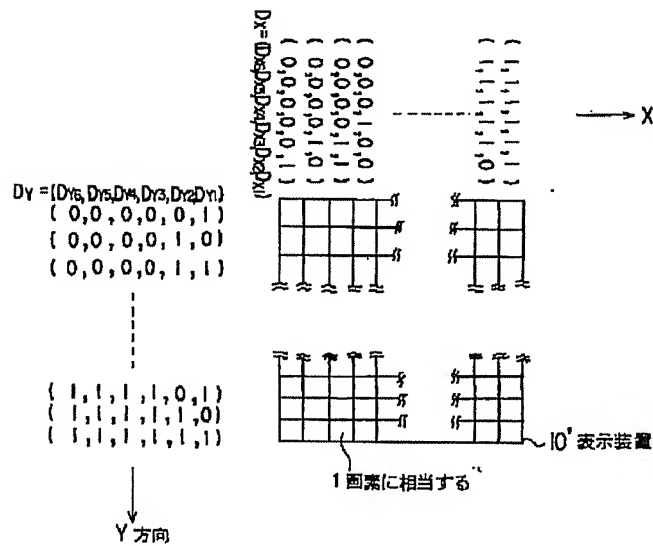
【図 6 8】



【図69】

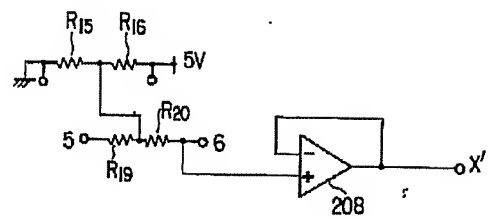


【図70】

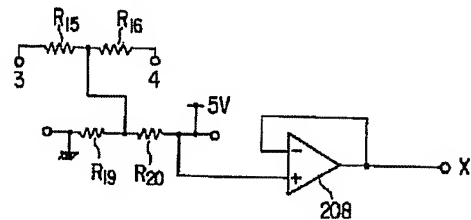


【図87】

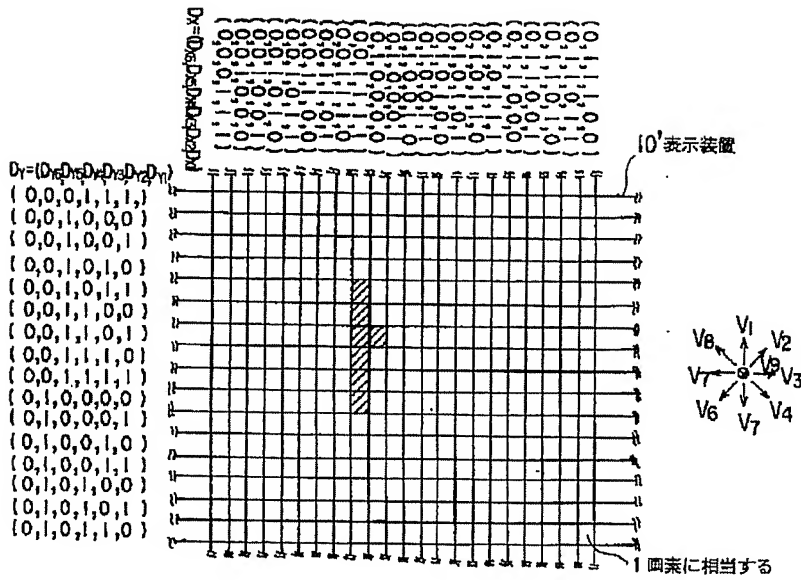
(a) CNT1=High CNT2=LOW



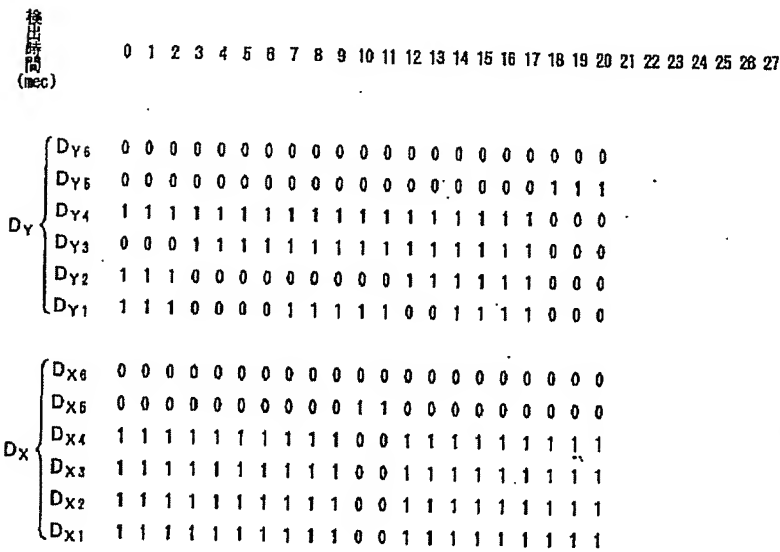
(b) CNT1=LOW, CNT2=High



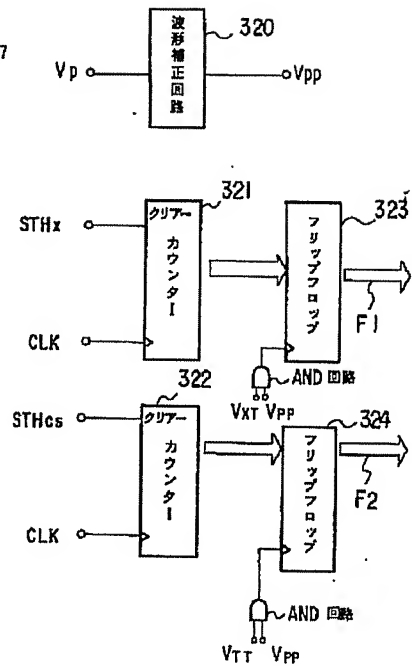
【図73】



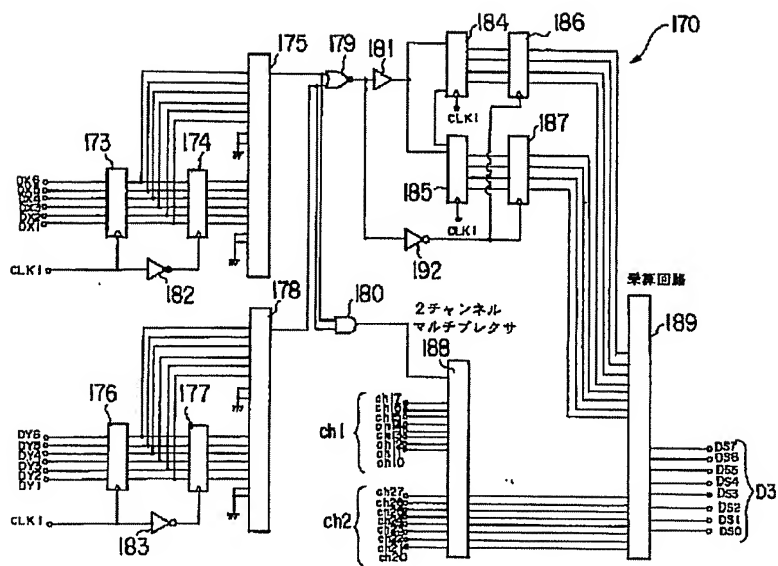
【図74】



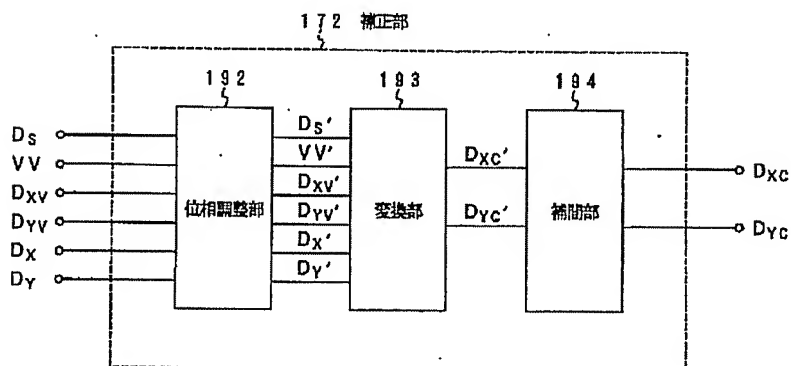
【図96】



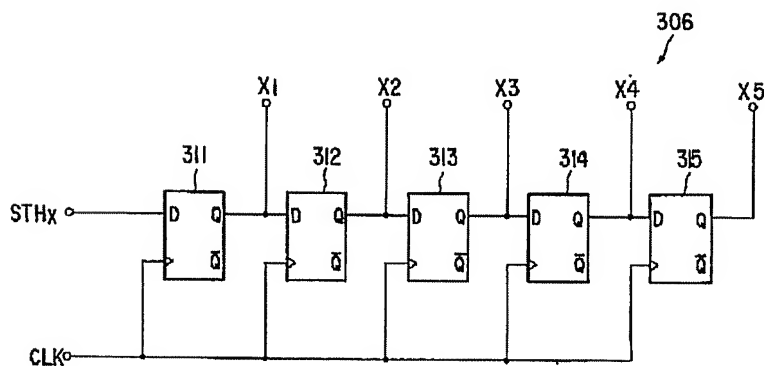
【図75】



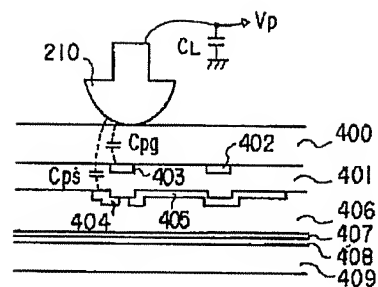
【図80】



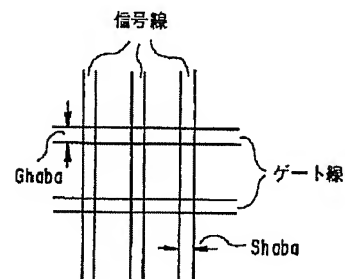
【図91】

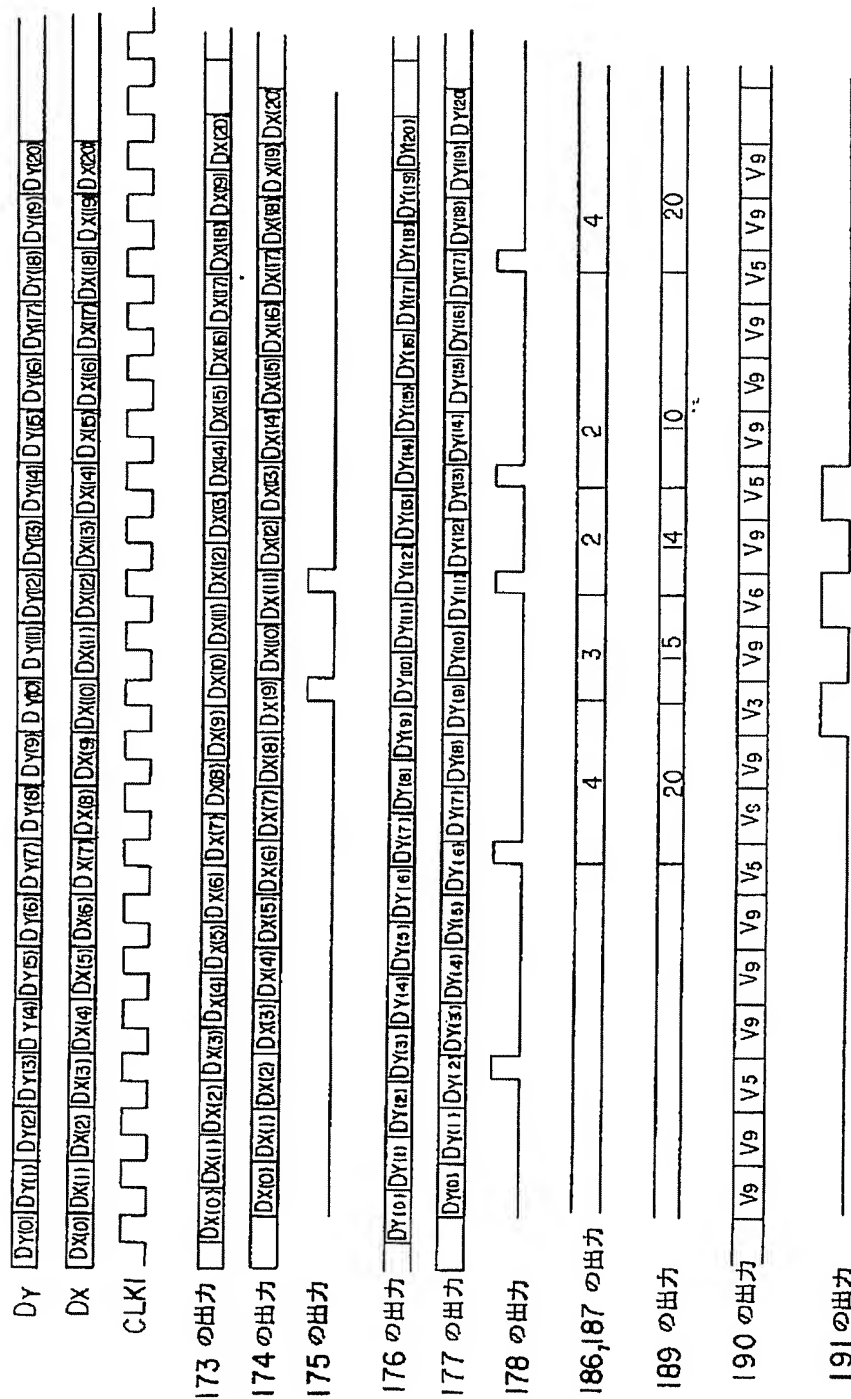


【図100】



【図101】

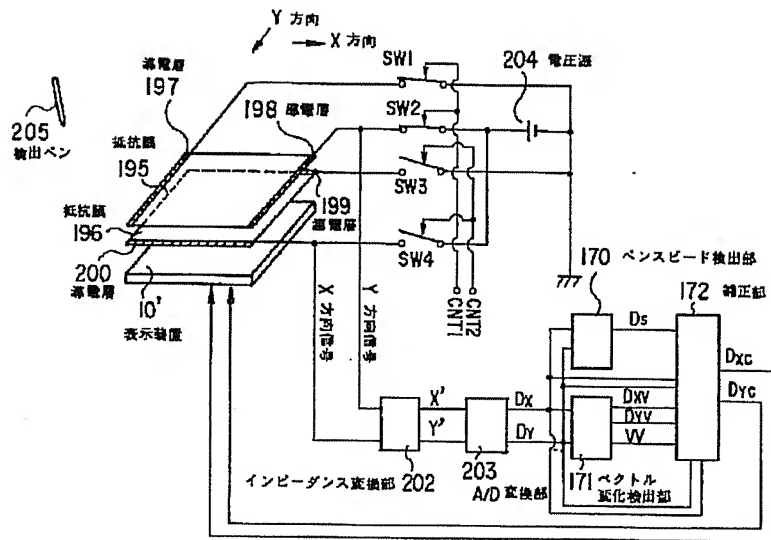




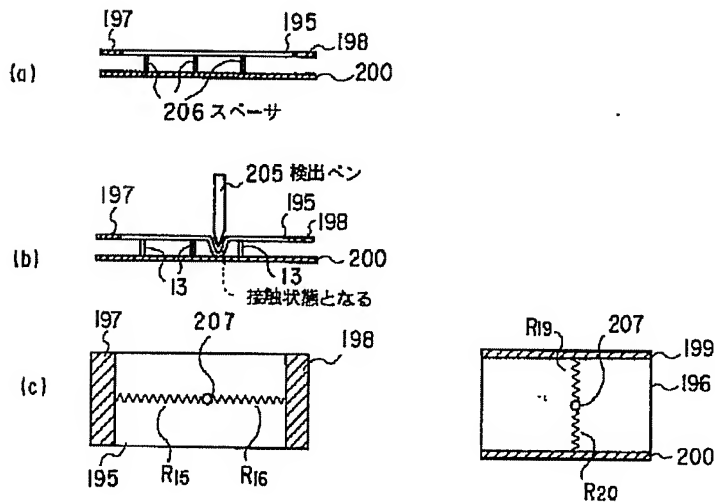
【図 7 9】

(注) D_{XC} , D_{YC} と他のタイミングは一致していない

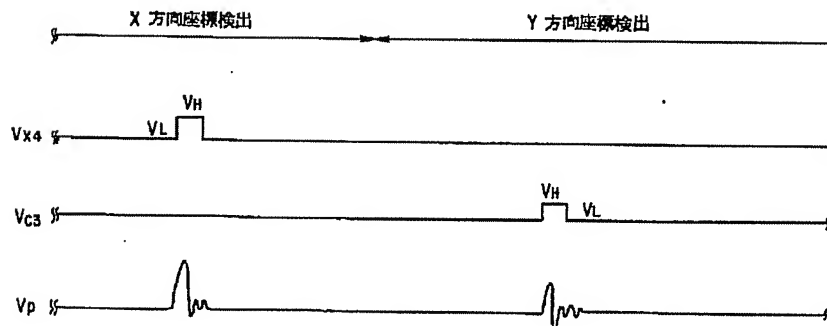
【図83】



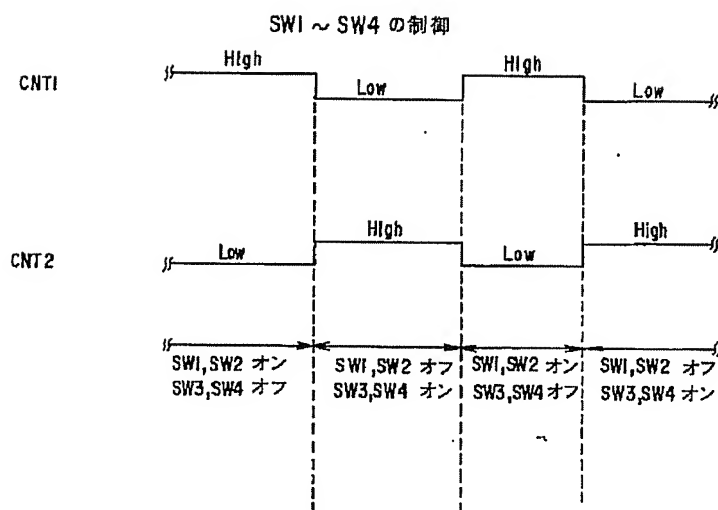
【図84】



【図95】

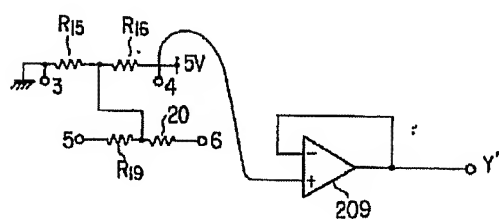


【図 8 6】

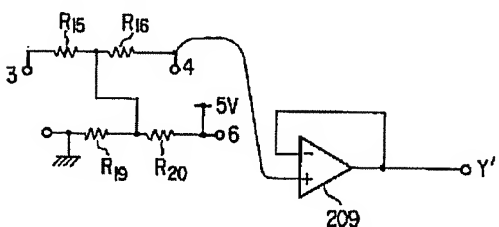


【図 8 8】

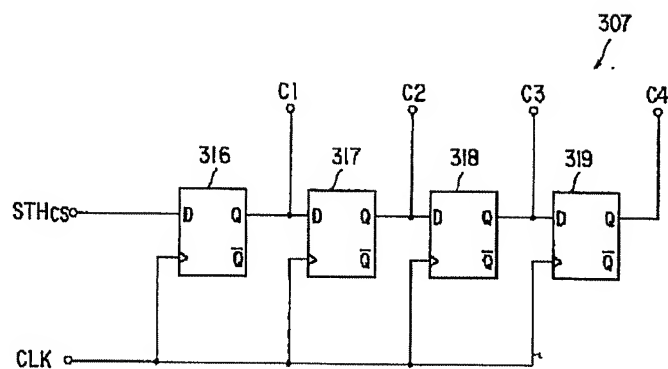
(a)
CNT1 = High, CNT2 = LOW



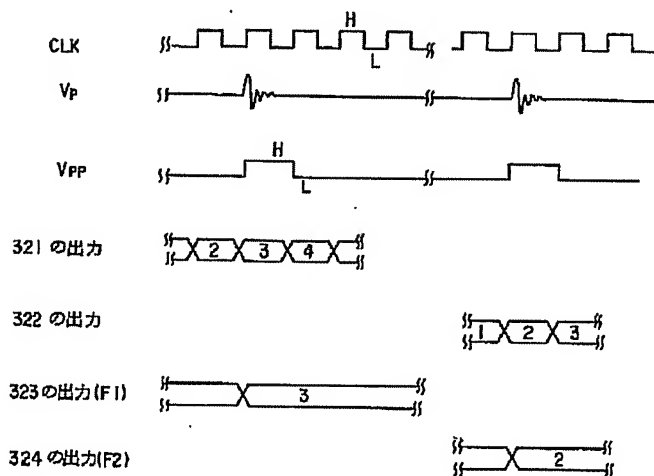
(b)
CNT1 = LOW, CNT2 = High



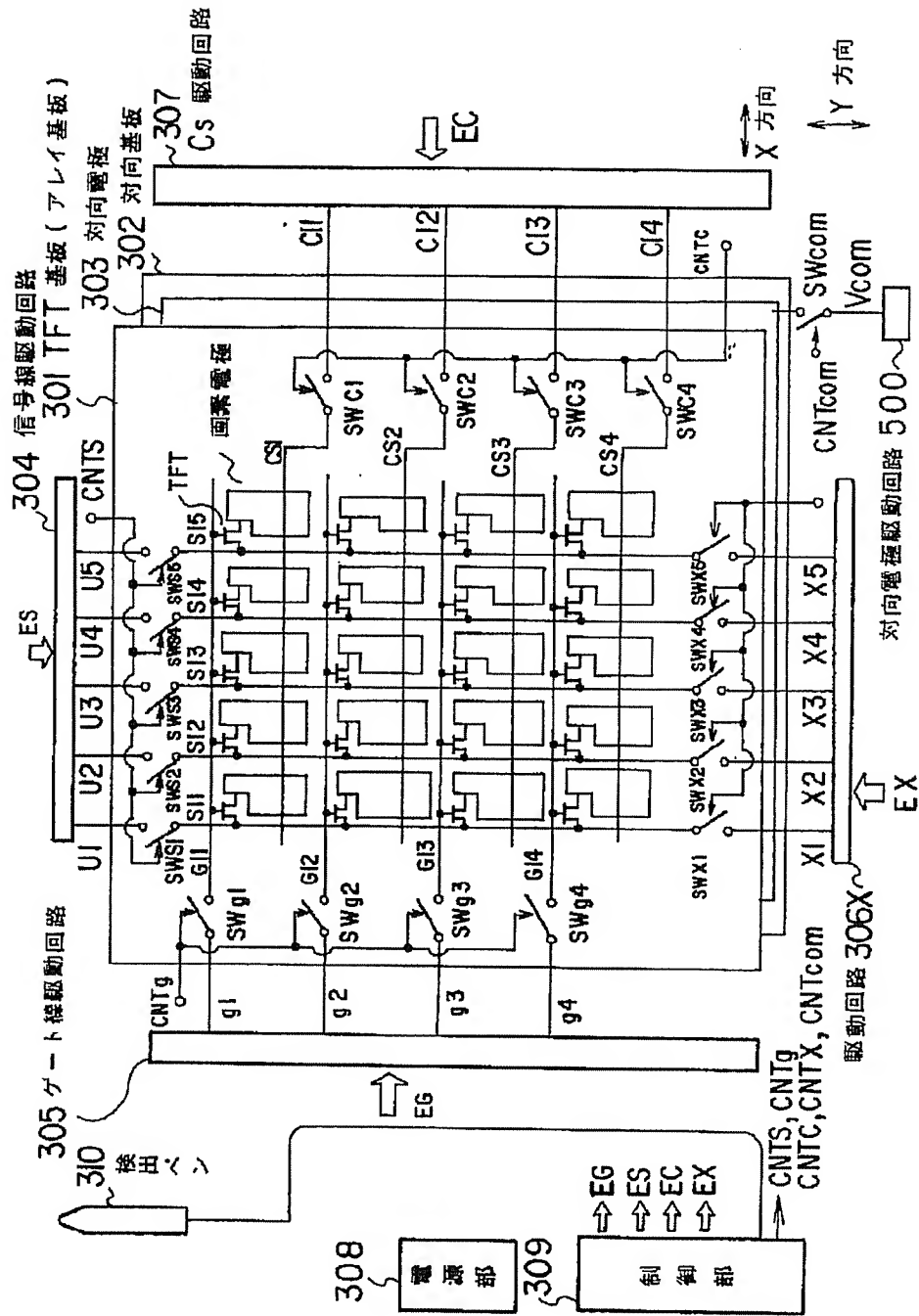
【図 9 2】



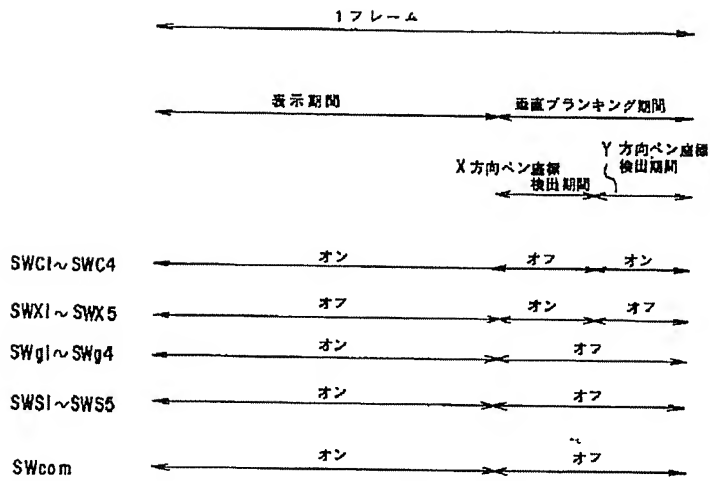
【図 9 7】



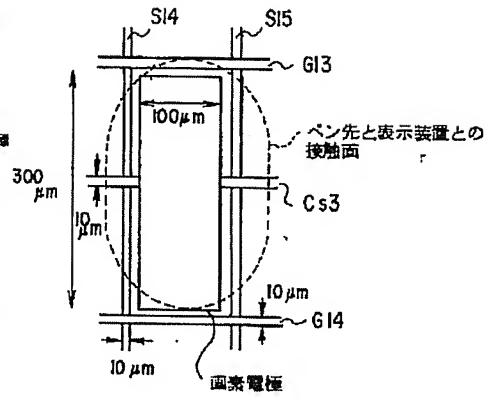
【図89】



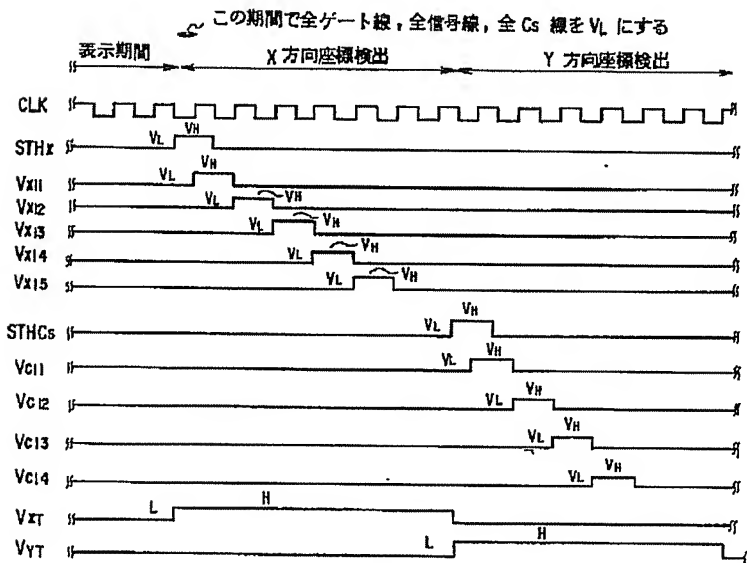
【図 90】



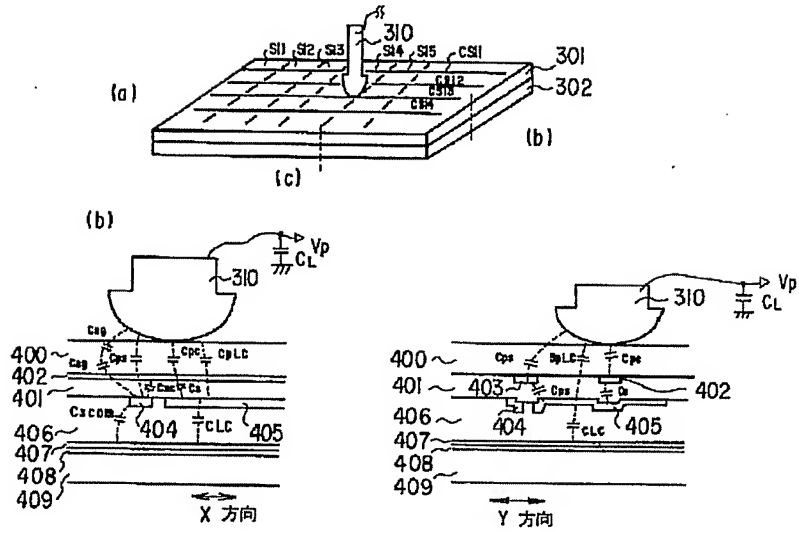
【図 98】



【図 93】



【图 9-4】



【图 9 9】

